

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-282880

(43)公開日 平成5年(1993)10月29日

(51)IntCl. <sup>5</sup>	識別記号	庁内整理番号	FI	技術表示箇所
G11C 16/06				
G06F 3/06	304 N	7165-5B		
12/16	310 P	7629-5B		
		6741-5L	G11C 17/00	309 A
		6741-5L		309 F
審査請求 未請求 請求項の数29(全 29 頁)				

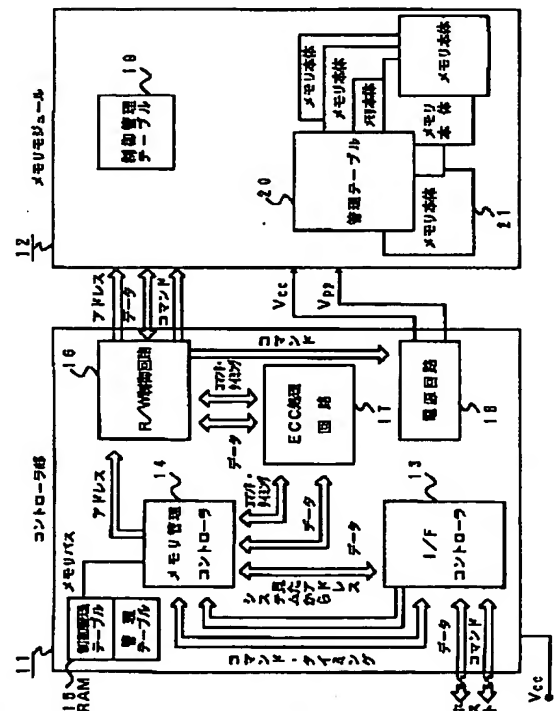
(21)出願番号	特願平4-244713	(71)出願人	000003078 株式会社東芝 神奈川県川崎市幸区堀川町72番地
(22)出願日	平成4年(1992)9月14日	(72)発明者	助川 博 東京都青梅市末広町2丁目9番地 株式会 社東芝青梅工場内
(31)優先権主張番号	特願平4-3368	(74)代理人	弁理士 鈴江 武彦
(32)優先日	平4(1992)1月10日		
(33)優先権主張国	日本(JP)		

## (54)【発明の名称】 半導体ディスク装置

## (57)【要約】

【目的】ホストシステム側がフラッシュEEPROMであることを意識せずに、通常のアクセス手段でフラッシュEEPROMをアクセス可能な半導体ディスク装置を実現する。

【構成】コントローラ部11およびメモリモジュール12からなる半導体ディスク装置において、コントローラ部11内のメモリ管理コントローラ14はR/W制御回路16を通じてメモリモジュール12内の制御管理テーブル19を読み、その内容をコントローラ側のRAM15に書込むと共に、制御管理テーブル19に記憶されている管理テーブル20の所在番地を見て、その管理テーブル20の内容をRAM15に書込む。これにより、コントローラ部11側にメモリモジュール12の管理情報が記憶されることによって装置構成がなされる。



## 【特許請求の範囲】

【請求項1】 消耗品であるメモリモジュールを備え、このメモリモジュールに対しデータの書き込み／読出しを行う半導体ディスク装置において、

上記メモリモジュールの消耗状態を検出する消耗状態検出手段と、

この消耗状態検出手段によって検出された上記メモリモジュールの消耗状態を通知する通知手段とを具備したことを特徴とする半導体ディスク装置。

【請求項2】 上記メモリモジュールは、フラッシュメモリからなることを特徴とする請求項1記載の半導体ディスク装置。

【請求項3】 フラッシュメモリをメモリ素子として使用し、データの書き込み／読出しを行う半導体ディスク装置において、

外部から任意に指定される512バイトの実データを上記フラッシュメモリに対してどのように割り付けるかを管理する管理手段を備えたことを特徴とする半導体ディスク装置。

【請求項4】 上記管理手段は、上記フラッシュメモリの物理番地を管理する管理テーブルを有し、この管理テーブルに従って外部から任意に指定される512バイトの実データを内部的にスワッピングしながら上記フラッシュメモリに割り付けることを特徴とする請求項3記載の半導体ディスク装置。

【請求項5】 メモリモジュールを備え、このメモリモジュールに対しデータの書き込み／読出しを行う半導体ディスク装置において、

上記メモリモジュールは装置本体に対して着脱かつ増設可能な機構を具備したことを特徴とする半導体ディスク装置。

【請求項6】 上記機構は、上記メモリモジュールを上記装置本体に対して直列配列で増設可能なことを特徴とする請求項5記載の半導体ディスク装置。

【請求項7】 メモリモジュールを備え、このメモリモジュールに対しデータの書き込み／読出しを行う半導体ディスク装置において、

装置本体の一片の寸法が上記装置本体を実装するホストシステム本体の厚み方向の寸法以下であることを特徴とする半導体ディスク装置。

【請求項8】 上記寸法は、35mm以下であることを特徴とする請求項7記載の半導体ディスク装置。

【請求項9】 ホストシステム側とデータの送受信を行うコントローラ部、およびこのコントローラ部の制御の下で各種の情報を記憶するメモリモジュールからなる半導体ディスク装置において、

上記メモリモジュールは自身を管理するための管理情報を有し、上記コントローラ部は装置起動時に上記管理情報を上記メモリモジュールから得て上記メモリモジュールに対するデータの書き込み／読出しを行うことを特徴と

する半導体ディスク装置。

【請求項10】 ホストシステム側とデータの送受信を行うコントローラ部、およびこのコントローラ部の制御の下で各種の情報を記憶するメモリモジュールからなる半導体ディスク装置において、

上記メモリモジュールは自身を管理するための管理情報を有し、上記コントローラ部は上記ホストシステムから指定された論理番地を上記管理情報に従って実際に上記メモリモジュールをアクセスするための物理番地に変換してデータの書き込み／読出しを行うことを特徴とする半導体ディスク装置。

【請求項11】 ホストシステム側とデータの送受信を行うコントローラ部、およびこのコントローラ部の制御の下で各種の情報を記憶するメモリモジュールからなる半導体ディスク装置において、

上記コントローラ部は上記ホストシステムから同一番地に既存データと同一内容のデータを上記メモリモジュールに書き込む命令が来た場合に、その書き込みを禁止する制御モードを備えたことを特徴とする半導体ディスク装置。

【請求項12】 上記コントローラ部は、上記制御モードを実行するか否を選択するための選択手段を備えたことを特徴とする請求項11記載の半導体ディスク装置。

【請求項13】 所定のブロック単位で区切られた複数の記憶領域からなるメモリモジュールを備え、上記各記憶領域に対しデータの書き込み／読出しを行う半導体ディスク装置において、

上記各記憶領域のデータの書換回数を記憶する書換回数記憶手段と、

この書換回数記憶手段によって記憶された上記書換回数に基づいて、上記各記憶領域の使用頻度が均一になるように上記各記憶領域間でデータのスワッピングを行うスワッピング制御手段とを具備したことを特徴とする半導体ディスク装置。

【請求項14】 所定のブロック単位で区切られた複数の記憶領域からなるメモリモジュールを備え、上記各記憶領域に対しデータの書き込み／読出しを行う半導体ディスク装置において、

上記各記憶領域のデータの書換回数を記憶する書換回数記憶手段と、

上記各記憶領域のうちの任意の記憶領域からなり、上記書換回数記憶手段によって記憶された上記書換回数の粗データを記憶する第1の管理テーブルと、

上記各記憶領域のうちの所定の記憶領域からなり、上記第1の管理テーブルの物理番地を記憶する第2の管理テーブルと、

データの書き込み時に、上記第2の管理テーブルを参照して第1の管理テーブルに記憶された上記書換回数の粗データを読み出し、その粗データに基づいて上記各記憶領域の使用頻度が均一になるように上記各記憶領域間でデー

タのスワッピングを行うスワッピング制御手段とを具備したことを特徴とする半導体ディスク装置。

【請求項15】 上記スワッピング制御手段は、上記各記憶領域間の上記書換回数の粗データの差が所定値以上になった場合にスワッピングを行うことを特徴とする請求項14記載の半導体ディスク装置。

【請求項16】 上記スワッピング制御手段は、上記各記憶領域のうちの任意の記憶領域からなる上記第1の管理テーブルも含めてスワッピングを行うことを特徴とする請求項14記載の半導体ディスク装置。

【請求項17】 上記スワッピング制御手段は、上記第1の管理テーブルの書換回数が他の記憶領域より大きくなった場合にスワッピングを行い、上記第1の管理テーブルの書換回数が他の記憶領域より小さくなった場合には上記第1の管理テーブルをスワッピングの対象から外すことを特徴とする請求項16記載の半導体ディスク装置。

【請求項18】 メモリモジュールを備え、このメモリモジュールに対しデータの書込み／読出しを行う半導体ディスク装置において、データの書込み時に、書込結果データに対しエラー訂正演算を行うエラー訂正演算手段と、このエラー訂正演算手段によって演算された書込みデータと元データを比較するデータ比較手段と、このデータ比較手段の結果に基づいて上記メモリモジュールに対するデータの書込みを制御する書込み制御手段とを具備したことを特徴とする半導体ディスク装置。

【請求項19】 メモリモジュールを備え、このメモリモジュールに対しデータの書込み／読出しを行う半導体ディスク装置において、データの書込み時に、その書込み結果データと元データを比較するデータ比較手段と、このデータ比較手段の結果に基づいて上記書込みデータがエラー訂正演算によって再生可能か否かを判定する再生判定手段と、この再生判定手段の結果に基づいて上記メモリモジュールに対するデータの書込みを制御する書込み制御手段とを具備したことを特徴とする半導体ディスク装置。

【請求項20】 メモリモジュールを備え、このメモリモジュールに対しデータの書込み／読出しを行う半導体ディスク装置において、3Vの電源電圧でデータの書込み／読出しを行うことを特徴とする半導体ディスク装置。

【請求項21】 メモリモジュールを備え、このメモリモジュールに対しデータの書込み／読出しを行う半導体ディスク装置において、電源電圧をデータの読出しに応じた最適な値に変換する電圧変換手段を具備し、この電圧変換手段によって変換された電源電圧でデータの読出しを行うことを特徴とする半導体ディスク装置。

【請求項22】 メモリモジュールを備え、このメモリモジュールに対しデータの書込み／読出しを行う半導体ディスク装置において、

データの書込み時に、そのセルの書込み状態を検出する書込み状態検出手段と、

この書込み状態検出手段によって検出された上記セルの書込み状態に応じて書込み電圧を過剰書込みが生じない範囲でシフト制御する電圧制御手段とを具備したことを特徴とする半導体ディスク装置。

10 【請求項23】 メモリモジュールを備え、このメモリモジュールに対しデータの書込み／読出しを行う半導体ディスク装置において、

データの読出し時に、そのセルの書込み状態を検出する書込み状態検出手段と、

この書込み状態検出手段によって検出された上記セルの書込み状態に応じてデータの読出し時の閾値電圧をシフト制御する電圧制御手段とを具備したことを特徴とする半導体ディスク装置。

20 【請求項24】 ホストシステム側とデータの送受信を行うコントローラ部、およびこのコントローラ部の制御の下で各種の情報を記憶するメモリモジュールからなる半導体ディスク装置において、

上記メモリモジュールの消耗状態を検出する消耗状態検出手段と、

この消耗状態検出手段によって検出された上記消耗状態を示す情報を上記ホストシステムから見た上記メモリモジュール内の特定番地に格納する情報格納手段とを具備し、

30 上記ホストシステムは上記特定番地を指定することで、上記消耗状態を示す情報を得ることを特徴とする半導体ディスク装置。

【請求項25】 ホストシステム側とデータの送受信を行うコントローラ部、およびこのコントローラ部の制御の下で各種の情報を記憶するメモリモジュールからなる半導体ディスク装置において、

上記メモリモジュールの消耗状態を検出する消耗状態検出手段と、

上記ホストシステムと上記コントローラ部とを接続する特定のインタフェース手段と、

40 上記消耗状態検出手段によって検出された上記消耗状態を示す情報を上記インタフェース手段の持つ特定のコマンドで定められる上記メモリモジュール内の特定領域に格納する情報格納手段とを具備し、

上記ホストシステムは上記特定のコマンドを指定することで、上記消耗状態を示す情報を得ることを特徴とする半導体ディスク装置。

【請求項26】 所定のブロック単位で区切られた複数の記憶領域からなるメモリモジュールを備え、上記各記憶領域に対しデータの書込み／読出しを行う半導体ディスク装置において、

上記メモリモジュールに複数の代替用記憶領域を設定し、データの書き込み時にエラーが生じた場合に、そのエラーが生じた記憶領域に代わって上記各代替用記憶領域を順に使用する代替手段を具備したことを特徴とする半導体ディスク装置。

【請求項 27】 上記各代替用記憶領域のうちの代替順位の遅い代替用記憶領域に上記メモリモジュールの寿命限界を示すメッセージ情報を格納しておき、当該代替用記憶領域の使用時に上記メッセージ情報を読出し、外部に出力するメッセージ出力手段を具備したことを特徴とする請求項 26 記載の半導体ディスク装置。

【請求項 28】 上記代替手段は、上記メッセージ出力手段によって上記メッセージ情報を出力した後の代替用記憶領域をその他の上記各代替用記憶領域と同様に扱って代替処理を行うことを特徴とする請求項 27 記載の半導体ディスク装置。

【請求項 29】 所定のブロック単位で区切られた複数の記憶領域からなるメモリモジュールを備え、上記各記憶領域に対しデータの書き込み／読出しを行う半導体ディスク装置において、

上記メモリモジュールは上記各記憶領域を管理するための複数の管理テーブルを有し、この各管理テーブルには上記各記憶領域の物理番地を基準にホストシステムの論理番地を割り付けた対応表が設定されていることを特徴とする半導体ディスク装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、フラッシュEEPROMを記憶素子として使用し、メモリ管理等を行うコントローラ機能を備え、ホストシステム側からみれば、フラッシュEEPROMの特質を意識せずに、HDDと同様な感覚で使用が可能な半導体ディスク装置に関する。

【0002】

【従来の技術】まず、フラッシュEEPROM（一括消去可能な不揮発性メモリ）について説明する。このフラッシュEEPROMは、書換可能であり、不揮発性であることから、磁気記録分野と近い応用範囲が想定されている半導体素子である。類似のものにEPROMがあるが、これは消去のために紫外線照射を必要とする。また、EEPROMもあるが、これは電氣的に消去可能である点はフラッシュEEPROMと同様であるが、消去がバイト単位に可能な点が異なる。これに対し、フラッシュEEPROMはチップ全体あるいは小区分されたブロック単位で消去が行われる。このため、データ消去用の駆動回路が記憶セル毎には不要となり、1記憶セル当たり、1トランジスタの構成要素で済む。よって、半導体記憶素子としては、DRAM、マスクROMと並び、高密度化が可能である（記憶容量当たりのコストが安くなる）。

【0003】また、このフラッシュEEPROMは、書

換可能であるが、書換可能回数に制限があり、使用途中にて書込が次第に困難になり、やがて不能になることがある。また、書込・消去は12V、20V等の高電圧をかけ、浮遊ゲートに電荷を入・出されることにより行われる。書込み時に書込後のセル電位の均一性を得るために、各記憶セル毎にペリファイを行いながら、小刻みな時間分割にて所定電位に達するまで高電圧をかける方法が一般にとられている。

【0004】ところで、近年、上述したフラッシュEEPROMを外部記憶として使用するものが提唱されつつある。大枠として、(1)書込情報がファイル形式であることをホストシステム側が意識し、ファイル情報とファイルの中身とを別な扱いとしてフラッシュEEPROMに書込を行うものと、(2)ホストシステム側には特に書込情報が何であるかを意識させずにHDDの様な外部記憶装置として動作するものの2つに大別される。

【0005】また、使用途中にて、フラッシュEEPROMの書換回数が限界に達し、書換不能となる場合の備えがなされていなかった。

【0006】また、半導体を使用しているにも関わらず、その装置寸法形状は既存のHDD等に準じていた。

【0007】また、メモリが消耗した等の理由によりメモリモジュールの交換が生じることが想定されていないため、情報の分離形態として、コントローラ側がメモリモジュール側の所持している情報に全て従う、という装置構成がされていなかった。

【0008】また、ホストシステム側から指定された番地を、内容の更新が行われる対照テーブルに従い、メモリモジュール内の物理番地に変換しアクセスするようになっていなかった。

【0009】また、データの書込指示があった場合に、仮に外部記憶装置に記憶されているデータと同じデータが書込データであったとしても、そのまま前のデータを消去した後、再度同じデータの書込が行われていた。

【0010】また、各メモリ物理番地の使用頻度が均一になるようにデータをスワッピングするようにはなっていないかった。

【0011】また、データの書込み時にエラーが発生した場合に、その番地は使用不能とされていた。

【0012】また、電源電圧仕様が5V以上であった。

【0013】また、データの読出し時の閾値電圧が固定であった。

【0014】また、データ書込み時の高電圧の設定が固定であった。

【0015】

【発明が解決しようとする課題】上述したフラッシュEEPROMを外部記憶として使用する2つの方式において、(1)の方式では、ホストシステムがフラッシュEEPROMであることを意識し、ファイルの記憶場所を選択するため、特定の領域にデータの書換が集中しない

ようにすることが可能である。しかしながら、それらをホストシステム側の管理下で行うため、それに対応するホストシステムを作り上げなければならない、また、それらはファイルを管理するOSと結びついたものでなければならない等の制約があり、普遍性に欠ける問題があった。

【0016】一方、(2)の方式のように、ホストシステム側には従来のHDDと同様の扱いを可能とした装置の場合には、データの書換が行われないファイルを有する領域はそのまま書換回数が少ないまま使用され、逆に特定の領域にはデータの書換が集中する。このため、各領域の使用頻度が大きく異なり、メモリ素子全体として寿命が短くなる問題があった。

【0017】また、使用途中にて、フラッシュEEPROMの書換回数が限界に達し、書換不能となる場合の備えがなされておらず、突然の書込不能にユーザが当惑する欠点があった。

【0018】また、装置寸法が既存のHDD等にとらわれているため、システム実装上、必ずしも最適のものとなっていない欠点があった。

【0019】また、消耗等の理由によりメモリモジュールの交換が生じることが想定されていないため、情報の分離形態として、コントローラ側がメモリモジュール側の所持している情報に全て従う、という装置構成がされておらず、メモリモジュールを交換し、そのまま電源を立ち上げればあらゆる場合でも済むようにはなっていない欠点があった。

【0020】また、ホストシステム側から指定された番地を内容の更新が行われる対照テーブルに従い、メモリモジュール内の物理番地に変換しアクセスするようになっていないため、上記したように書換回数の少ないメモリモジュール内の物理番地はいつまで経っても書換回数が増加せず、また一方で書換回数が多い部分は、書換回数が急速に増加していき、そこから劣化してしまう問題を放置せざるを得ない欠点があった。

【0021】また、ホストシステム側が電力消費を避けるため、外部記憶装置から読出したデータを再び格納し、休止する場合等に、読出されていたデータがそのまま変更なしで書込まれることがある。この際に、外部記憶装置に記憶されているデータと同じデータのコンペアをすれば書込みを行わずに済むものであるが、その機能がないため、無駄に書込をするという欠点があった。

【0022】また、各メモリ物理番地の使用頻度が均一になるようにデータのスワッピングをするようにはなっていないため、上記したように書換回数の少ないメモリモジュール内の物理番地はいつまで経っても書換回数が増加せず、また一方で書換回数が多い部分は、書換回数が急速に増加していき、そこから劣化してしまう欠点があった。

【0023】また、データ書込み時にエラーが発生した

場合に、その番地は使用不能とされていたため、メモリモジュールの寿命が短くなる欠点があった。

【0024】また、電源電圧仕様が5V以上であるため、3V仕様の機器への接続ができない欠点があった。

【0025】また、データ読出し時の閾値電圧が固定であるため、読出し時の二値判定のマージンが稼げない等の欠点があった。

【0026】また、データ書込み時の電圧が固定であるため、データ書込みが最も生じ易いセルに合わせた設定にならざるを得ず、データ書込みが初期的に困難なセルや、使用中で困難になって来たセルに対する書込所用時間が長くなる欠点があった。

【0027】また、データの書込みに際し、寿命まで使用していないにも拘らず、早期に部分的な潜在欠陥が露呈する等により使用不能となる物理番地が発生する場合があり、その際のデータ書込みを救えない欠点があった。

【0028】また、メモリモジュールの消耗状態をホストシステムに伝える具体的な手段がなく、ホストシステム側でメモリモジュールの寿命が判断できない欠点があった。

【0029】また、データ書き込み時にエラーが生じた場合、そのエラーが生じた記憶領域(メモリモジュールの物理番地)を救えなかった。このため、メモリモジュールを寿命まで使用していないにも拘らず、使用できなくなる欠点があった。

【0030】また、メモリモジュールに複数の管理テーブルを設け、各管理テーブルのそれぞれがメモリモジュール内の複数の記憶領域を管理する構成とした際、各管理テーブルの使用頻度に片寄りが生じる欠点があった。

【0031】本発明は上記のような点に鑑みなされたもので、基本的にはホストシステム側がフラッシュEEPROMであることを意識せずに、通常のアクセス手段でフラッシュEEPROMをアクセス可能な半導体ディスク装置を提供することを目的とするものであって、特にそのフラッシュEEPROMの特質に鑑み、以下の目的を有する本発明の第1の目的は、メモリモジュールが消耗品であるため、その消耗限界を未然に知ることができるようにする。

【0032】本発明の第2の目的は、512バイト相当の固定記録長にハードウェア的に対応し、その単位の記録、重ね書きを行い、特定のOSと融合性は持たせない。すなわち、ホストシステム側のOSはどんなものでも構わず、ホストシステムから見てどこの領域にアクセスが集中しても構わないようにする。

【0033】本発明の第3の目的は、メモリモジュールを装置本体に着脱かつ増設でき、また、メモリモジュール及び上記装置を、上記装置を使用するホストシステム本体の厚み方向に合わせた実装を可能とする。

【0034】本発明の第4の目的は、コントローラ部は

バックアップなしのRAMでしかメモリモジュールに関する記憶部を持たず、装置起動時にメモリモジュール側のROMからの情報転送で装置構成がなされるようにする。

【0035】本発明の第5の目的は、ホストシステム側から指定された論理番地をメモリモジュール内の物理番地に変換してアクセスする。

【0036】本発明の第6の目的は、同一番地に既存データと同一内容を書込むことを防止する。

【0037】本発明の第7の目的は、メモリモジュールにおける各メモリ物理番地（記憶領域）の使用頻度を均一にする。

【0038】本発明の第8の目的は、データの書き込み時にECC等を前提としたペリファイを実現する。

【0039】本発明の第9の目的は、3Vの電源電圧またはデータの読出しに応じた最適な電源電圧で駆動可能とする。

【0040】本発明の第10の目的は、データ書き込み時の電圧を各セルの書き込み状態に応じて可変できるようにする。

【0041】本発明の第11の目的は、メモリモジュールの消耗状態をホストシステムに伝え、ホストシステム側でメモリモジュールの寿命が判断できるようにする。

【0042】本発明の第12の目的は、データ書き込み時にエラーが生じた記憶領域を救い、メモリモジュールを寿命まで使用できるようにする。

【0043】本発明の第13の目的は、メモリモジュールに複数の管理テーブルを設け、各管理テーブルのそれぞれがメモリモジュール内の複数の記憶領域を管理する構成とした際に、各管理テーブルの使用頻度を均一化し、片寄りを防ぐ。

#### 【0044】

【課題を解決するための手段】第1の発明は、消耗品であるメモリモジュールを備え、このメモリモジュールに対しデータの書き込み／読出しを行う半導体ディスク装置において、上記メモリモジュールの消耗状態を検出する消耗状態検出手段と、この消耗状態検出手段によって検出された上記メモリモジュールの消耗状態を通知する通知手段とを具備したことを特徴とする。

【0045】この第1の発明において、上記メモリモジュールはフラッシュメモリからなることを特徴とする。

【0046】第2の発明は、フラッシュメモリをメモリ素子として使用し、データの書き込み／読出しを行う半導体ディスク装置において、外部から任意に指定される512バイトの実データを上記フラッシュメモリに対してどのように割り付けるかを管理する管理手段を備えたことを特徴とする。

【0047】この第2の発明において、上記管理手段は上記フラッシュメモリの物理番地を管理する管理テーブルを有し、この管理テーブルに従って外部から任意に指

定される512バイトの実データを内部的にスワッピングしながら上記フラッシュメモリに割り付けることを特徴とする。

【0048】第3の発明は、メモリモジュールを備え、このメモリモジュールに対しデータの書き込み／読出しを行う半導体ディスク装置において、上記メモリモジュールは装置本体に対して着脱かつ増設可能な機構を具備したことを特徴とする。

【0049】この第3の発明において、上記機構は上記メモリモジュールを上記装置本体に対して直列配列で増設可能なことを特徴とする。

【0050】また、第3の発明は、メモリモジュールを備え、このメモリモジュールに対しデータの書き込み／読出しを行う半導体ディスク装置において、装置本体の一片の寸法が上記装置本体を実装するホストシステム本体の厚み方向の寸法以下であることを特徴とする。

【0051】この第3の発明において、上記寸法は、35mm以下であることを特徴とする。

【0052】第4の発明は、ホストシステム側とデータの送受信を行うコントローラ部、およびこのコントローラ部の制御の下で各種の情報を記憶するメモリモジュールからなる半導体ディスク装置において、上記メモリモジュールは自身を管理するための管理情報を有し、上記コントローラ部は装置起動時に上記管理情報を上記メモリモジュールから得て上記メモリモジュールに対するデータの書き込み／読出しを行うことを特徴とする。

【0053】第5の発明は、ホストシステム側とデータの送受信を行うコントローラ部、およびこのコントローラ部の制御の下で各種の情報を記憶するメモリモジュールからなる半導体ディスク装置において、上記メモリモジュールは自身を管理するための管理情報を有し、上記コントローラ部は上記ホストシステムから指定された論理番地を上記管理情報に従って実際に上記メモリモジュールをアクセスするための物理番地に変換してデータの書き込み／読出しを行うことを特徴とする。

【0054】第6の発明は、ホストシステム側とデータの送受信を行うコントローラ部、およびこのコントローラ部の制御の下で各種の情報を記憶するメモリモジュールからなる半導体ディスク装置において、上記コントローラ部は上記ホストシステムから同一番地に既存データと同一内容のデータを上記メモリモジュールに書き込む命令が来た場合に、その書き込みを禁止する制御モードを備えたことを特徴とする。

【0055】この第6の発明において、上記コントローラ部は上記制御モードを実行するか否を選択するための選択手段を備えていることを特徴とする。

【0056】第7の発明は、所定のブロック単位で区切られた複数の記憶領域からなるメモリモジュールを備え、上記各記憶領域に対しデータの書き込み／読出しを行う半導体ディスク装置において、上記各記憶領域のデー



タの書換回数を記憶する書換回数記憶手段と、この書換回数記憶手段によって記憶された上記書換回数に基づいて、上記各記憶領域の使用頻度が均一になるように上記各記憶領域間でデータのスワッピングを行うスワッピング制御手段とを具備したことを特徴とする。

【0057】また、第7の発明は、所定のブロック単位で区切られた複数の記憶領域からなるメモリモジュールを備え、上記各記憶領域に対しデータの書込み／読出しを行う半導体ディスク装置において、上記各記憶領域のデータの書換回数を記憶する書換回数記憶手段と、上記各記憶領域のうちの任意の記憶領域からなり、上記書換回数記憶手段によって記憶された上記書換回数の粗データを記憶する第1の管理テーブルと、上記各記憶領域のうちの所定の記憶領域からなり、上記第1の管理テーブルの物理番地を記憶する第2の管理テーブルと、データの書込み時に、上記第2の管理テーブルを参照して上記第1の管理テーブルに記憶された上記書換回数の粗データを読み出し、その粗データに基づいて上記各記憶領域の使用頻度が均一になるように上記各記憶領域間でデータのスワッピングを行うスワッピング制御手段とを具備したことを特徴とする。

【0058】この第7の発明において、上記スワッピング制御手段は上記各記憶領域間の上記書換回数の粗データの差が所定値以上になった場合にスワッピングを行うことを特徴とする。

【0059】さらに、上記スワッピング制御手段は、上記各記憶領域のうちの任意の記憶領域からなる上記第1の管理テーブルも含めてスワッピングを行うことを特徴とする。

【0060】さらに、上記スワッピング制御手段は、上記第1の管理テーブルの書換回数が他の記憶領域より大きくなった場合にスワッピングを行い、上記第1の管理テーブルの書換回数が他の記憶領域より小さくなった場合には上記第1の管理テーブルをスワッピングの対象から外すことを特徴とする。

【0061】第8の発明は、メモリモジュールを備え、このメモリモジュールに対しデータの書込み／読出しを行う半導体ディスク装置において、データの書込み時に、書込結果データに対しエラー訂正演算を行うエラー訂正演算手段と、このエラー訂正演算手段によって演算された書込みデータと元データを比較するデータ比較手段と、このデータ比較手段の結果に基づいて上記メモリモジュールに対するデータの書込みを制御する書込み制御手段とを具備したことを特徴とする。

【0062】また、第8の発明は、メモリモジュールを備え、このメモリモジュールに対しデータの書込み／読出しを行う半導体ディスク装置において、データの書込み時に、その書込み結果データと元データを比較するデータ比較手段と、このデータ比較手段の結果に基づいて上記書込みデータがエラー訂正演算によって再生可能か

否かを判定する再生判定手段と、この再生判定手段の結果に基づいて上記メモリモジュールに対するデータの書込みを制御する書込み制御手段とを具備したことを特徴とする。

【0063】第9の発明は、メモリモジュールを備え、このメモリモジュールに対しデータの書込み／読出しを行う半導体ディスク装置において、3Vの電源電圧でデータの書込み／読出しを行うことを特徴とする。

【0064】また、第9の発明は、本発明の半導体ディスク装置は、メモリモジュールを備え、このメモリモジュールに対しデータの書込み／読出しを行う半導体ディスク装置において、電源電圧をデータの読出しに応じた最適な値に変換する電圧変換手段を具備し、この電圧変換手段によって変換された電源電圧でデータの読出しを行うことを特徴とする。

【0065】第10の発明は、メモリモジュールを備え、このメモリモジュールに対しデータの書込み／読出しを行う半導体ディスク装置において、データの書込み時に、そのセルの書込み状態を検出する書込み状態検出手段と、この書込み状態検出手段によって検出された上記セルの書込み状態に応じて書込み電圧を過剰書込みが生じない範囲でシフト制御する電圧制御手段とを具備したことを特徴とする。

【0066】また、第10の発明は、メモリモジュールを備え、このメモリモジュールに対しデータの書込み／読出しを行う半導体ディスク装置において、データの読出し時に、そのセルの書込み状態を検出する書込み状態検出手段と、この書込み状態検出手段によって検出された上記セルの書込み状態に応じてデータの読出し時の閾値電圧をシフト制御する電圧制御手段とを具備したことを特徴とする。

【0067】また、第11の発明は、ホストシステム側とデータの送受信を行うコントローラ部、およびこのコントローラ部の制御の下で各種の情報を記憶するメモリモジュールからなる半導体ディスク装置において、上記メモリモジュールの消耗状態を検出する消耗状態検出手段と、この消耗状態検出手段によって検出された上記消耗状態を示す情報を上記ホストシステムから見た上記メモリモジュール内の特定番地に格納する情報格納手段とを具備し、上記ホストシステムは上記特定番地を指定することで、上記消耗状態を示す情報を得ることを特徴とする。

【0068】また、第11の発明は、ホストシステム側とデータの送受信を行うコントローラ部、およびこのコントローラ部の制御の下で各種の情報を記憶するメモリモジュールからなる半導体ディスク装置において、上記メモリモジュールの消耗状態を検出する消耗状態検出手段と、上記ホストシステムと上記コントローラ部とを接続する特定のインタフェース手段と、上記消耗状態検出手段によって検出された上記消耗状態を示す情報を上記

インタフェース手段の持つ特定のコマンドで定められる上記メモリモジュール内の特定領域に格納する情報格納手段とを具備し、上記ホストシステムは上記特定のコマンドを指定することで、上記消耗状態を示す情報を得ることを特徴とする。

【0069】また、第12の発明は、所定のブロック単位で区切られた複数の記憶領域からなるメモリモジュールを備え、上記各記憶領域に対しデータの書き込み／読出しを行う半導体ディスク装置において、上記メモリモジュールに複数の代替用記憶領域を設定し、データの書き込み時にエラーが生じた場合に、そのエラーが生じた記憶領域に代わって上記各代替用記憶領域を順に使用する代替手段を具備したことを特徴とする。

【0070】さらに、この第12の発明において、上記各代替用記憶領域のうちの代替順位の遅い代替用記憶領域に上記メモリモジュールの寿命限界を示すメッセージ情報を格納しておき、当該代替用記憶領域の使用時に上記メッセージ情報を読出し、外部に出力するメッセージ出力手段を具備したことを特徴とする。

【0071】さらに、上記代替手段は、上記メッセージ出力手段によって上記メッセージ情報を出力した後の代替用記憶領域をその他の上記各代替用記憶領域と同様に扱って代替処理を行うことを特徴とする。

【0072】第13の発明は、所定のブロック単位で区切られた複数の記憶領域からなるメモリモジュールを備え、上記各記憶領域に対しデータの書き込み／読出しを行う半導体ディスク装置において、上記メモリモジュールは上記各記憶領域を管理するための複数の管理テーブルを有し、この各管理テーブルには上記各記憶領域の物理番地を基準にホストシステムの論理番地を割り付けた対応表が設定されていることを特徴とする。

#### 【0073】

【作用】第1の発明によれば、メモリモジュールであるフラッシュEEPROMの消耗状態を検出し、その消耗状態をホストシステム側またはユーザ側に通知することができる。したがって、使用途中にて、フラッシュEEPROMの書換回数が限界に達し、書換不能となる場合に備えることができ、突然の書込不能にユーザが当惑することを回避することができる。

【0074】第2の発明によれば、外部から任意に指定される512バイトの実データを管理手段の管理の下でフラッシュメモリに割り付けることができる。したがって、ホストシステム側はフラッシュEEPROMであることを意識せずに、通常のアクセス手段でフラッシュEEPROMをアクセスすることができる。

【0075】第3の発明によれば、メモリモジュールを装置本体に着脱かつ増設でき、また、この装置を使用するホストシステム本体の厚み方向に合わせて実装できる。したがって、装置寸法が既存のHDD等にとらわれずに、システム実装上、最適のものとなる。

【0076】第4の発明によれば、コントローラ部はバックアップなしのRAMでしかメモリモジュールに関する記憶部を持たず、装置起動時にメモリモジュール側のROMからの情報転送で装置構成をなすことができる。したがって、メモリモジュールの交換が生じた場合に、コントローラ側がメモリモジュール側の所持している情報に全て従う装置構成により、メモリモジュールを交換しても、そのまま電源を立ち上げれば済む。

【0077】第5の発明によれば、ホストシステム側から指定された論理番地をメモリモジュール内の物理番地に変換することができる。したがって、特定領域にアクセスが集中することを防止して、メモリモジュールにおける各メモリ物理番地（記憶領域）の使用頻度を均一化できる。

【0078】第6の発明によれば、同一番地に既存データと同一内容の書き込みを禁止できる。したがって、無駄な書き込みを防止して、処理速度の向上を図ることができると共にメモリモジュールの寿命を延ばすことができる。

【0079】第7の発明によれば、メモリモジュールにおける各メモリ物理番地（記憶領域）の使用頻度が均一になるようなデータのスワッピングを行うことができる。したがって、部分的な劣化を防止して、メモリモジュールの寿命を延ばすことができる。

【0080】第8の発明によれば、データの書き込み時にECC等を前提としたベリファイを実現することができる。したがって、データ書き込み時にエラーが発生した場合でも、その番地を救済することができ、その結果、メモリモジュールの寿命を延ばすことができる。

【0081】第9の発明によれば、3Vの電源電圧またはデータの読出しに応じた最適な電源電圧で駆動することができる。したがって、3V仕様の機器への接続が可能となる。

【0082】第10の発明によれば、データ書き込み時の電圧を各セルの書き込み状態に応じて可変できる。したがって、データ書き込みが困難なセルに対しては、より高い電圧で書込むことができ、書き込み寿命の限界性能を引き出しての使用が可能となる。

【0083】第11の発明によれば、メモリモジュール内の特定番地、または特定のインタフェース手段の特定のコマンドを指定することで、メモリモジュールの消耗状態を示す情報を読出し、これをホストシステムに与えることができる。したがって、ホストシステム側ではこの消耗状態を示す情報に基づいてメモリモジュールの寿命を判断できる。

【0084】第12の発明によれば、エラーが生じた記憶領域に代わって代替用記憶領域を使用することができる。したがって、部分的に使用不能となる記憶領域（物理番地）が発生した場合であっても、その際のデータ書き込みを救うことができ、結果的にメモリモジュールを寿



命まで使用できる。

【0085】第13の発明によれば、メモリモジュールの各記憶領域の物理番地を基準にホストシステムの論理番地を割り付けることで、メモリモジュールに複数の管理テーブルを設け、各管理テーブルのそれぞれがメモリモジュール内の複数の記憶領域を管理する構成とした際でも、各管理テーブルの使用頻度を均一化できる。

【0086】

【実施例】以下、図面を参照して本発明の半導体ディスク装置を説明する。

【0087】図1はその構成を示すブロック図である。図1に示すように、本発明の半導体ディスク装置はコントローラ部11およびメモリモジュール12からなる。コントローラ部11は、ホストシステム側とデータの送受信を行うものであって、ここでは装置起動時にメモリモジュール12をアクセスするための情報を吸い上げて装置構成を行い、ホストシステムからのアクセスに対する準備をする。一方、メモリモジュール12は、フラッシュEEPROMからなり、コントローラ部11の制御の下で各種の情報を記憶する。

【0088】コントローラ部11は、I/Fコントローラ13、メモリ管理コントローラ14、RAM15、R/W制御回路16、ECC処理回路17および電源回路18からなる。I/Fコントローラ13は、ホストシステムとのインタフェース制御を行う。メモリ管理コントローラ14は、メモリモジュール12の管理制御を行うものであって、ここではRAM15に格納された管理情報に従って、ホストシステムから指定された論理番地を実際にメモリモジュール12をアクセスするための物理番地に変換する処理等を行う。RAM15は、メモリモジュール12の管理情報（制御管理テーブルのコピー、管理テーブルのコピー）を記憶する。R/W制御回路16は、メモリモジュール12に対するデータの書き込み/読出し制御を行うものであって、ここでは書き込みベリファイ処理や電圧可変処理等を行う。ECC処理回路17は、書き込みデータのエラー訂正演算を行う。電源回路18は、データの書き込み/読出し用の電源を供給する回路である。図中、Vccは読出電圧であり、Vppは書き込み/消去電圧である。

【0089】また、メモリモジュール12は、所定のブロック単位で区切られた複数の記憶領域を有し、この各記憶領域のそれぞれを制御管理テーブル19、管理テーブル20、メモリ本体21として使用している。制御管理テーブル19は、メモリモジュール12の所定の記憶領域からなり、図2に示すように管理テーブル20の所在番地を記憶する。この制御管理テーブル19の物理番地は固定である。管理テーブル20は、メモリモジュール12の任意の記憶領域からなり、図3に示すようにホストシステムから見た番地とメモリモジュール12内のメモリ本体21の先行番地との対応表と、そのメモリ本

体21の書換回数の粗データ（書換回数の上位数桁）を記憶すると共に、自身の書換回数を記憶する。この管理テーブル20の物理番地は固定ではない。メモリ本体21は、図3に示すようにシステムから見たメモリの中身すなわちシステムから見た番地のデータを記憶する。このメモリ本体21は、任意の番地で複数存在する。また、本発明において、このメモリ本体21には、ホストシステムによって指定される512バイトの実データが記憶される。

10 【0090】このようにして構成される半導体ディスク装置において、まず、基本的な動作を説明する。

【0091】（a）起動時の動作説明

装置起動時に、メモリモジュール12の管理テーブル20内容をコントローラ部11が受取り、装置構成が行われる。この装置構成に関し、コントローラ部11側に保存されている情報はなく、装置起動時に、接続されているメモリモジュール12内の管理情報に従って装置構成が行われる。

20 【0092】すなわち、まず、コントローラ部11内のメモリ管理コントローラ14は、R/W制御回路16を通じてメモリモジュール12内の制御管理テーブル19を読み、この制御管理テーブル19の内容をコントローラ側のRAM15に書き込む。次に、メモリ管理コントローラ14は、制御管理テーブル19に記憶されている管理テーブル20の所在番地を見て、その管理テーブル20の内容をRAM15に書き込む。このようにして、コントローラ部11側にメモリモジュール12の管理情報が記憶されることによって、装置構成がなされる。

30 【0093】（b）リード時の動作説明（ホストがメモリモジュールをリードする時）

ホストシステムからリード要求があると、コントローラ部11内のメモリ管理コントローラ14は、RAM15に記憶された管理テーブル20内にある対応表を参照し、ホストシステム側で指示された論理番地をメモリモジュール12内の物理番地に変換し、メモリモジュール12をアクセスする。

【0094】（c）ライト時の動作説明（ホストがメモリモジュールにライトする時）

40 ホストシステムからライト要求があると、コントローラ部11内のメモリ管理コントローラ14は、RAM15に記憶された管理テーブル20内にある対応表を参照し、ホストシステム側で指示された論理番地をメモリモジュール12内の物理番地に変換し、メモリモジュール12をアクセスする。

50 【0095】この場合、メモリ管理コントローラ14は、まず、アクセスされたメモリモジュール12内のメモリ本体21を一旦読み込み、そこに付属しているその番地の書換回数を見る。そして、メモリ管理コントローラ14は、そのときの書換回数に基づいて以下のような処理を行う。

【0096】すなわち、メモリ本体21の書換回数に1を加えたときに、2桁上がりが生じない場合（書換回数が\*\*99以外だった場合）、そのまま、その番地にデータを書込み、その書換回数に1を加える。

【0097】一方、書換回数に1を加えたときに、2桁上がりが生じる場合は、以下の手順で進める。管理テーブル20を参照し、書換対象のメモリ本体21の書換回数の粗データ（ここでは、メモリ本体21の書換回数の下2桁を除いたもの）に1を加えた場合に、他の番地の書換回数の粗データの最も少ないものと比較し、その差が2未満の場合は、そのまま、もともとの予定通りの番地に書込み、メモリ本体21に付属している書換回数と、管理テーブル20の書換回数の粗データに1を加えておく。なお、別のケースが有るが、これについては、後述する（追加1）で説明する。

【0098】また、上記の場合に反し、管理テーブル20内の書換回数の粗データの差が2以上になる場合、管理テーブル20内のデータとして、最も書換回数の粗データが小さい番地とデータのスワッピングを行う。

【0099】まず、被スワッピング対象の番地のデータを引き上げ、もともと今回書込みを行おうとしたメモリ本体21の物理番地に書込みをし、その番地の書換回数に1を加えておく。また、今回書込みをしようとしたデータは被スワッピング対象となったメモリ本体21の物理番地に書込み、その番地の書換回数に1を加えておく。そして、管理テーブル20内の情報はホストシステム側から見た番地とメモリモジュール12内の物理番地との対応表の変更になった部分を書き換え、書換回数の粗データに被スワッピング対象となった番地について、もともと今回書込みをしようとした物理番地の更新された値（大きな値）を入れておく。一方、スワッピングを能動的に行ったホスト番地に対する書換回数の粗データは、スワッピング前の現状を維持した値を入れておく。

【0100】これは、次のスワッピング先のサーチの際に、この番地が書換回数の少ない番地と認識されると、統計的に書換回数の多い番地としておく意味がなくなるためである。したがって、ホストシステム側が指定している番地についてまわる管理テーブル20内の書換回数の粗データが減少しない設定とするためである。

【0101】（追加1）また、この影響として、被スワッピング対象となった番地自身の書換回数が次に2桁上がりする場合は、管理テーブル20内の書換回数の粗データが既に大きな値となっていて先行している。すなわち、書換回数の精データ（4桁構成）の下2桁を除いた値より、粗データの値が大きくなっている。この場合は、書換回数が2桁上がりする場合に、管理テーブル20内の書換回数の粗データと比較し、管理テーブル20内の書換回数の粗データが更新されるまでは、スワッピング検討のルーチンに入らずに、この番地にデータを書込んで行く。

【0102】（追加2）また、メモリ本体21自身が持つ書換回数のデータとして、管理テーブル20の方で書換回数の上位を粗データとして持っているため、メモリ本体21では書換回数の下の桁だけ持つようにしても良い。ただし、スワッピングの関係上、書換えによって、その書換回数の桁上りが分かる範囲で持たす必要はある。このような構成によれば、メモリ本体21自身が持つ書換回数のデータ量を少なくすることができ、その分、他のデータを記憶することができる。

10 【0103】（追加3）また、管理テーブル20は1つに限らず、複数存在しても良い。すなわち、図16に示すように、メモリモジュール12内に複数の管理テーブル20a、20b、20cを設け、それぞれが複数のメモリ本体21a、21b、21cを管理する構成であっても良い。ただし、各管理テーブル20a、20b、20cの対応表（ホスト番地と物理番地との対応表）に関し、ホスト番地を基準に物理番地を割り付けると、アクセス頻度の高いホスト番地を抱えている管理テーブルに対するスワッピングの頻度が高くなり、その結果、各管理テーブル20a、20b、20cの書換頻度に差が生じてしまう問題がある。

20 【0104】そこで、このような問題を解消するため、複数の管理テーブル20a、20b、20cが存在する場合には、図17に示すように、物理番地を基準にホスト番地を割り付けるようにする。すなわち、各管理テーブル20a、20b、20cのそれぞれが持つ対応表において、物理番地を固定とし、それに対応するホスト番地を可変とする形式を取る。このような構成により、各物理番地の使用頻度が均一となるようなスワッピングを行うことができ、結果として各管理テーブル20a、20b、20cの書換頻度を均一化できる。

30 【0105】なお、装置起動時に、各管理テーブル20a、20b、20cの内容をコントローラ部11のRAM15にコピーするが、その際には、各対応表の中身をソートしてホスト番地基準とする。これは、コントローラ部11にホストシステムからホスト番地が入力された際に物理番地基準のままであると、アクセス対象となる物理番地の検索が困難になるからである。

40 【0106】ここで、図4および図5を参照して、上述したスワッピングの動作について具体的に説明する。

50 【0107】例えば図4に示すように、管理テーブル20にホストシステムから見た番地とメモリ本体21の行先番地との対応表と、そのメモリ本体21の書換回数の粗データおよび自身の書換回数が記憶されていたとする。このとき、「31415番地」のメモリ本体21の書換回数は「3899」、「58979番地」のメモリ本体21の書換回数は「3711」である。ここで、ホストシステムによって論理番地として「00312番地」のメモリ本体21にデータの書込み要求があると、管理テーブル20内の対応表により、物理番地として

「31415番地」のメモリ本体21がアクセスされる。

【0108】この場合、「31415番地」の現在の書換回数は「3899」であるため、その書換回数に1が加わると、2桁上がりが生じる。また、管理テーブル20における「31415番地」の書換回数の粗データは「38」であるため、その粗データに1が加わると、「39」となり、他の番地の書換回数の粗データの最も少ないもの（ここでは、「58979番地」の粗データ「37」）と比較すると、その差が2以上になり、「58979番地」を被スワッピング対象番地としてスワッピングが行われる。

【0109】これにより、図5に示すように、「31415番地」と「58979番地」の中身がスワッピングされ、各番地の書換回数が更新される。このときのスワッピングに従って管理テーブル20内の対応表が変更されると共に、書換回数の粗データも変更される。この場合、「31415番地」に粗データとして「39」がセットされ、「58979番地」に粗データとして「38」がセットされる。また、管理テーブル20自身の書換回数に1が加わる。

【0110】(d) ライト時の動作説明（特別な場合として、管理テーブル20のスワッピングを行う場合）  
上述したメモリ本体21のスワッピングと同様に、管理テーブル20もスワッピングすることがある。但し、管理テーブル20のスワッピングは一方向優先性で、管理テーブル20の書換回数が大きくなっていく時のみ行い、メモリ本体21の書換回数が大きくなって行った場合の被スワッピング対象に管理テーブル20を含めることはしない。すなわち、スワッピングは常に管理テーブル20を優先して行われ、この管理テーブル20をメモリ本体21の都合で被スワッピング対象とはしない。これは、管理テーブル20もメモリ本体21と同等に扱おうと、この管理テーブル20を管理している制御管理テーブル19の内容も変更しなくてはならず、影響が大きくなるからである。

【0111】管理テーブル20のスワッピングは上記同様メモリ管理コントローラ14の制御の下で以下の手順で行われる。

【0112】管理テーブル20に書込みを行う際に、管理テーブル20を一旦読み込み、そこに付属している管理テーブル20自身の書換回数を見る。ここで、その書換回数に1を加えたときに、2桁上がりが生じない場合（書換回数が\*\*99以外だった場合）は、そのまま、その管理テーブル20にデータを書込み、書換回数に1を加えておく。

【0113】一方、書換回数に1を加えたときに、2桁上がりが生じる場合は、以下の手順で進める。管理テーブル20を参照し、管理テーブル20自身の書換回数の下2桁を除いたものに1を加えた場合に、他のメモリ本

体21番地の書換回数の粗データの最も少ないものと比較する。その結果、管理テーブル20の書換回数の粗データの多さが2未満の場合は、そのまま、もともとの予定通りに管理テーブル20の重ね書きをし、管理テーブル自身に付属している書換回数に、1を加えておく。

【0114】また、上記の場合に反し、管理テーブル20内の書換回数の粗データの差が2以上になる場合、管理テーブル20内の書換回数の粗データが最も小さい番地とスワッピングを行う。なお、このとき、メモリ本体21同志のスワッピングと競合する場合は、どちらを優先するかを予め決めておく必要がある。なお、場合によっては、被スワッピング対象となる書換回数の粗データが小さいメモリ本体21が一つしかなく、一方のみでスワッピングが終了し、二重のスワッピングは発生しない場合も有り得る。

【0115】まず、被スワッピング対象の番地のデータを引き上げ、もともと今回書込みを行おうとした管理テーブル20の番地に書込みをし、その書込んだ番地の書換回数に1を加えておく。この際、その前に、管理テーブル20のデータも引き上げておく必要はない。これは、コントローラ部11側のRAM15に同一内容が記憶されているためである。

【0116】一方、今回書き換えをしようとした管理テーブル20のデータは被スワッピング対象となったメモリ本体21の物理番地に書込み、その番地の書換回数に1を加えておく。そして、管理テーブル20内の対応表の変更になった部分を書き換え、また、書換回数も現状に合わせ更新しておく。なお、管理テーブル20スワッピングは、管理テーブル20側の一方向優先性でスワップ検討を行うので（管理テーブル20が被スワッピング対象となることはない）、管理テーブル20自身の書換回数（生データの形でしか存在せず、粗データとしては存在しない）を多いものに見せかける操作は不要。また、制御管理テーブル19内の管理テーブル20所在番地情報も書き換えておく。

【0117】(e) R/W制御の動作説明

「書込制御」コントローラ部11内のR/W制御回路16は、プログラムベリファイ等のコントロールを行い、書込みを小分けにして複数回行い、適性に書込みが完了したかを確認する。

【0118】「ECCに関する書込制御」この際に、通常のベリファイとは異なり、ECCを前提としたベリファイとし、部分的に不完全なデータとなっても、ECCにより有効データとなるレベルであればベリファイ合格とする。この判定は、実際にECC演算を行っても良いし、エラーの個数、分布等からECCでデータ再生可能かどうかを判定しても良い。

【0119】すなわち、図6(a)に示すように、R/W制御回路16は、メモリモジュール12にデータを書込んだ際（ステップA1）、その書込みデータを読出

し、これをECC処理回路17に出力する(ステップA2)。ECC処理回路17は、この書き込みデータのECC演算を行う(ステップA3)。そして、R/W制御回路16は、このECC演算された書き込みデータと元データを比較し(ステップA4)、一致すれば書き込み完了とする。

【0120】また、別の方式として、図6(b)に示すように、R/W制御回路16は、メモリモジュール12にデータを書込んだ際(ステップB1)、その書き込みデータを読み出し(ステップB2)、元データと比較する(ステップB3)。そして、R/W制御回路16は、この比較によって得られるエラーの個数、分布等が後にECC処理回路17による復活条件を満たしているか否かをチェックし(ステップB4)、満たしていれば書き込み完了とする。

【0121】このようにベリファイでのデータ完全性を深追いしないことにより、劣化の進んでいるセルについては、電荷移動量が途中段階までとなり、劣化の進行がベリファイを完全にやる場合に対して緩やかとなる。なお、ベリファイを完全にやる場合、劣化が進んでいるセルについては、書き回数大きくしないと完了しない。

【0122】「書き電圧シフトに関する書き制御」また、R/W制御回路16は電源回路18を制御し、書きベリファイを繰り返していく過程の中で、セルの書き込み状態に応じて過剰書き込みが生じない範囲で徐々に書き電圧を上げて行き書きを完了させる。

【0123】フラッシュメモリの性質として、データ書き込み時の電荷移動量は印加電圧によって変化する。よって、書き電圧を変えることができれば、書き込みが困難なセルに対しても、より高い電圧で書き込むことが有効で、書き寿命の限界性能を引き出しての使用が可能となる。また、書き繰り返し時間の合計が短縮されることも期待できる。

【0124】なお、電圧を上げていくステップとしては、現状のチップに内蔵されている書き電圧Vpp発生用の昇圧器のばらつき以下のレベルを一段階として上げて行く分には、問題はないと考えられる。

【0125】一方、別の方式として、図7に示すように、セルの書き込み状態に応じて書きベリファイの読み込み時にデータ読み出し時の閾値電圧をシフトし、書き完了が間近と判断されたセルはそのままの電圧で書き込みを続け、書き完了まで遠いと判断されたセルは高電圧を加えて書き込むようにしても良い。すなわち、図7において、セルの書き込み状態が図中Aで示される状態では通常電圧で書き込み、図中Bで示される状態では、高電圧で書き込むようにする。

【0126】「読み制御」通常のデータ読み出し時の閾値電圧設定では、うまくデータが読み出せない場合(ECC処理で、修復不可能なエラーが出る場合等)、閾値電圧をドリフトさせ、読み出しを行う。これによりマージンを

救い、3V化を実現する。この場合、3V外部電源仕様の半導体ディスク装置を実現するために、読み電圧Vccは3Vのままで、読みしマージンを閾値電圧のシフト制御またはECCとの併用を含めて稼ぐようにしても良いし、あるいは、内部に昇圧器を持ち、読み電圧Vccをデータ読み出し用に最適値に変換するようにしても良い。

【0127】一方、データ書き込み時には、この機能を前提とし、書き込みレベルの設定を行うことも可能である。また、この機能で得られる情報を使用したECC演算を行うことも可能である。すなわち、電圧ドリフトで不安定になるデータは、誤データの可能性があるとして判定し、安定なデータは正しいデータとしてECC演算を行う。

【0128】(f) ECC処理の動作説明  
コントローラ部11内のECC処理回路17は、書き込みデータにECCの処理を施し、R/W制御回路16に引き渡す。また、ECC処理回路17は、読みデータにECCの処理を施し、元のデータに復元させる。

【0129】なお、「フラッシュメモリが、書きベリファイ時に正常の場合には、リード時にエラーを起こすことがない」との前提に立つと、不特定の箇所のエラーを訂正するようなECCではなく、ライト時にエラー箇所が不安定ビットとして分かるため、それに対する補償データを付加しておく方式も考えられる。

【0130】また、ECCとしてもエラーの符号が一方方向誤表示となるため(消去は完全で書き込みが不完全となる場合があるので)、一般のECCとは別の効率の良い演算が使える

(g) 補足(書換回数の別定義)  
上記の説明の中で“書換回数”として扱ってきた事項に関し、この“書換回数”を“劣化状態”もしくは“書換回数+劣化状態の関数”として置き換えることもできる。この置き換えの選択は、劣化の進行度合いの指標として、“書換回数”、“劣化状態”、“書換回数+劣化状態の関数”のいずれか適当なものを決めれば良い。

【0131】なお、“劣化状態”は、書き込み時のエラーの発生頻度、読み時電圧ドリフトのエラーの発生頻度から算出される。また、この指標の使い勝手の問題もある。つまり、書き込み時に書き込みを進めることによって判明する指標の場合は、その情報を番地に付属させる際に、書き込み時間をずらした後に書き込めば良い。ところが、ECCを考えると、この場合には、ECCを追加情報含めてかけることができなくなる問題がある。また、読みしで分かる情報については、スワッピングの確認のため、書き前に一旦読み込みを行うので、その時に情報を得れば良い。

【0132】さらに、“劣化状態”のチェックは、書き込みの都度ではなく、例えば100回に1回行うと言うことも可能である。

【0133】次に、上述した内容以外の具体的な実施例について説明する。

【0134】(h) メモリモジュールの消耗度検出  
図8に示すように、コントローラ部11内のメモリ管理  
コントローラ14は、消耗度検出回路31を備えてお  
り、消耗品であるメモリモジュール12の消耗度をホス  
トシステム側、使用者側に知らせる。消耗度検出回路3  
1は、管理テーブル20内にある各メモリ本体21の書  
換回数の粗データ、書き込み時のペリファイ完了までの書  
込み繰り返し回数、ペリファイ完了時点でのエラーピッ  
ト数に基づいて、メモリモジュール12の消耗度を検出  
する。上記書き込み繰り返し回数は、R/W制御回路16  
に設けられているカウンタ32にてカウントされてい  
る。上記ペリファイ完了時点でのエラービット数は、R  
/W制御回路16に設けられているカウンタ33にてカ  
ウントされている。

【0135】(ホストシステムに対する通知) ここで、  
上記のようにして検出されたメモリモジュール12の消  
耗度をホストシステム側に知らせる手段としては、メモ  
リ管理コントローラ14がホストシステムから見た特定  
の番地に、その消耗度を書き込んでおけば良い。この様  
子を図9に示す。この例では、特定の番地として、トラ  
ック11のセクタ5に消耗度が書き込まれている。これ  
により、ホストシステムが上記特定の番地を読出すこと  
で、消耗度の情報がホストシステムに伝わることにな  
る。

【0136】また、消耗度をホストシステムに伝える別  
の手段として、IDEインタフェースのコマンドレジス  
タによって指定されるIdentify Driveを用いる方法があ  
る。IDEインタフェースは、本装置とホストシステム  
とを接続する特定のインタフェースである。ホストシ  
ステムは、プログラムI/Oによってドライブ内のレジス  
タ群にアクセスする。各レジスタは、アドレス信号およ  
びチップ選択信号によって選択される。このレジスタ群  
の1つであるコマンドレジスタは、ドライブに実行させ  
るコマンドを書き込むためのレジスタである。ドライブ  
は13種類のコマンドをサポートしており、その中の  
Identify Driveというコマンドはドライブのパラメータ  
情報をホストシステムへ転送するためのものである。Id  
entify Driveが実行されると、ドライブ内のパラメータ  
情報がセクタバッファにセットされる。

【0137】この際、図10に示すように、メモリモジ  
ュール12の消耗度を情報をパラメータ情報の1つとし  
てセクタバッファに格納するようにしておけば、ホスト  
システムはトラック番号およびセクタ番号を意識せず  
に、上記消耗度の情報を見ることができる。この場合、  
図9のように通常のデータ格納領域に消耗度を書き込む  
場合と違って、ユーザからは見えない領域に消耗度を書  
き込むことになるため、その情報を破壊することはない。  
また、Identify Driveを利用しているため、インタ  
フェースの規格を変えずに、消耗度を読出すことができ  
る。

【0138】(使用者に対する通知) また、メモリモジ  
ュール12の消耗度をホストシステムではなく、直接使  
用者側に知らせる手段としては、図11に示すような方  
法がある。すなわち、メモリ管理コントローラ14が消  
耗度検出回路31にて検出したメモリモジュール12の  
消耗度に応じた印字信号を印字部34に出力する。この  
印字部34は、コントローラ部11に突出して設けられ  
ており、その先端がメモリモジュール12の表面に設け  
られた被印字部35に接触している。印字部34の先端  
には図示せぬ複数の発熱素子が設けられており、被印字  
部35には図示せぬ感熱紙が設けられている。印字信号  
を受けた印字部34は、その印字信号に基づいて発熱素  
子を発熱し、被印字部35の感熱紙に対する印字を行  
う。これにより、使用者はその印字状態からメモリモジ  
ュール12の消耗度を知ることができる。

【0139】また、消耗度を直接使用者側に知らせる別  
の手段として、音声による方法がある。これは、図12  
に示すように、メモリモジュール12にメッセージメモ  
リ101を設け、このメッセージメモリ101に寿命限  
界をユーザに知らせるための音声情報(デジタル信  
号)を格納しておく。そして、コントローラ部11側で  
メモリモジュール12の消耗度状態から寿命限界を判断  
した際に、メッセージメモリ101からこの音声情報を  
読出し、これを内部に設けられたD/A変換器102を  
通じてD/A変換した後、音声出力部103に与える。  
音声出力部103は、例えばアンプおよびスピーカから  
なり、コントローラ部11からの音声情報を出力する。

【0140】このように、メモリモジュール12内に音  
声情報を直接入れておき、必要なときにD/A変換して  
外部に出力する。これにより、特別な音声用ICを必要  
とせず寿命限界をユーザに知らせることができ、ユー  
ザは寿命限界を把握して、メモリモジュール12の交換  
時期を適格に判断できる。

【0141】なお、音声の内容として、例えば装置が突  
然喋り出すとユーザが驚くので、ブザー音等を始めに鳴  
らすような情報を音声情報に含めたり、ただ喋り出した  
のではユーザは何が喋り出しのか分からないため、音源  
が半導体ディスク装置であることを自身で名乗るように  
した情報を音声情報の中に含めたり、故障時等のために  
サービスセンターの電話番号等の情報を音声情報に含め  
る。また、音声の出し方として、音声情報により警告し  
た後でも使用が続く場合に、書き込み動作毎に警告を発  
するようにしたり(但し、書き込み間隔が短い場合には  
数秒等の一定期間毎に警告を発するようにする)、残り  
寿命に応じて内容を変えたり、警告の間隔を変えたりす  
る。

【0142】(i) セルフ・コンペア・ライト機能  
図13に示すように、コントローラ部11内のメモリ管  
理コントローラ14は、比較回路41を備えており、同  
一番地に既存データと同一内容の書き込みを禁止する。こ

の比較回路41は、ホストシステムからの書き込みデータと同データの書き込み先にあるメモリ本体21内のデータとを比較する。

【0143】このような構成において、ホストシステムから書き込み要求があると、メモリ管理コントローラ14はI/Fコントローラ13を通じて書き込みデータおよびそのデータの書き込み先（アドレス）を受る。このとき、メモリ管理コントローラ14は、書き込み対象となったメモリモジュール12内のメモリ本体21に既に記憶されているデータをR/W制御回路16を介して読出す。そして、メモリ管理コントローラ14は、この読出したデータとホストシステムによって指定された書き込みデータとを比較回路41で比較し、その結果、両データが一致した場合には、同一内容の書き込みということで、その書き込みデータの書き込み動作を禁止すると共に、ホストシステムには書き込みが完了した旨を通知する。一方、両データが一致しない場合には、メモリ管理コントローラ14は通常通りR/W制御回路16を介して指定番地に対するデータの書き込みを行う。

【0144】このような同一内容の書き込みを禁止する機能をセルフ・コンペア・ライト機能と呼ぶ。このセルフ・コンペア・ライト機能を実行するか否かは、ホストシステムからのコマンドまたはスイッチ等によって任意に選択することができる。

#### 【0145】(j) 代替機能

図14に示すように、メモリモジュール12には複数の代替用ブロック22が用意されており、データの書き込み時に、エラーが生じた場合、そのエラーブロックに代えて、代替用ブロック22を用いる。すなわち、データの書き込みにてエラーが発生したブロック（読出しでは生じない）は、今迄の“ホストシステムから見た番地”を割り当てずに、予備として用意しておいていた“物理番地”と代替する。この際、エラーブロック（“物理番地”）には、対応する“ホストシステムから見た番地”がなくなる。

【0146】また、同実施例では、各代替用ブロック22のうちの代替順位の遅い代替用ブロック22aに、寿命限界を知らせるメッセージ情報を格納しておき、代替領域の残りが少なくなって来た場合、すなわち、メモリモジュール12の寿命限界が近付いて来た場合に、このメッセージ付き代替用ブロック22aから上記メッセージ情報を読出して、ユーザに知らせる。この場合のユーザに対する通知方法は、例えば上述した音声による方法を用いるものとする。すなわち、特別な音声用ICを必要とせず、内部でメッセージ情報（音声情報）をD/A変換して外部に出力する。

【0147】また、メッセージ付き代替用ブロック22aは、そのメッセージ情報を出力した後、通常の代替用ブロックとして用いるものとする。これにより、メモリ容量を無駄にせずに、寿命限界をユーザに知らせること

ができる。

【0148】図15は代替処理の動作を説明するためのフローチャートである。

【0149】データを書込む場合、まず、当該ブロックの内容を消去してから、そこにデータを書込む（ステップA1～A4）。ここで、データの消去時または書き込み時にエラーが生じた場合（ステップA2またはA4）、コントローラ部11（メモリ管理コントローラ14）は当該ブロックに代えて代替用ブロック22を用い、この代替用ブロック22にデータの着込みを行うようにする（ステップA6）。具体的には、コントローラ部11がホストシステムから見た番地に代替用物理番地を割り当てて、データの書き込みを行う。

【0150】このとき、メッセージ付き代替用ブロック22aの使用段階であれば（ステップA5）、コントローラ部11はこのメッセージ付き代替用ブロック22aに格納されているメッセージ情報を吸い上げ（ステップA7）、これを例えば音声出力等によりユーザに伝達する（ステップA8）。具体的には、メッセージ付き代替用ブロック22aの使用段階に来たことで、コントローラ部11は代替領域が少なくなったこと、つまり、メモリモジュール12としての寿命に限界が来たことを知り、その旨を示すメッセージ情報を代替用物理番地から吸い上げ、これをD/A変換するなどして外部に出力する。メッセージ情報が出力されると、コントローラ部11はその代替用ブロック22aを用いて上記同様の代替処理を行い（ステップA9）、ステップA1からの処理に戻る。

【0151】このように、データ書き込み時にエラーが生じても、代替用ブロック22を用いることで、その際のデータ書き込みを救うことができる。また、代替順位の遅い代替用ブロック22aに寿命限界を知らせるメッセージ情報を格納しておくことで、代替領域の残りが少なくなって来た場合、すなわち、メモリモジュール12の寿命限界が近付いて来た場合に、その旨をユーザに知らせることができる。この場合、メッセージ情報の出力後に代替用ブロック22aを用いて代替処理を行うことで、メモリ容量を無駄にすることがないなどの効果がある。

#### 【0152】(k) メモリモジュールの形状および着脱機構

現在、ノートブック型のパーソナルコンピュータの代表的な厚さは44mm程度である。極端に薄いもので27mm程度のものがあるが、これを除けば、44mm程度の厚さが一般的であり、類似のものでも39mm程度の厚さが最小である。一方、HDDは小型化が進み、1.8インチのものがあるが、幅のサイズは50.8mmあるいは54mm程度である。したがって、1.8インチのHDDを想定しても、HDDの幅方向とノートブック型パーソナルコンピュータの厚み方向を一致させての実装は不可能である。



【0153】これに対し、本発明の半導体ディスク装置の場合は、その幅方向とノートブック型パーソナルコンピュータの厚み方向を一致させての実装は可能で、その場合、市場性を確保するには、現在の類似商品群の中で最も薄い3.9mmを想定する必要がある。この場合、半導体ディスク装置の実装に際し、パーソナルコンピュータ側では、図18に示すように、片側当り、外殻厚みとして1.5mm、隙間として0.5mmの計2mm必要であり、3.9mmの厚みに収めるには、半導体ディスク装置の幅（メモリモジュールの幅） $w$ を $3.9 - 2 - 2 = 3.5$ mm以下に設計する必要がある。このような実装とすることにより、パーソナルコンピュータ側の主基板の面積が確保されるメリットがある。なお、図中、 $l$ は長さ、 $h$ はたかさ（厚さ）を示す。

【0154】図18乃至図20に本発明のメモリモジュールおよび着脱機構の具体的な構成例を示す。図18の例では、メモリモジュール12を構成する複数のメモリチップ51がケース53内に収納されており、フレキシブルケーブル52を介して本発明の半導体ディスク装置を使用するホストシステム本体54に増設かつ着脱可能に実装されるようになっている。この場合、メモリモジュール12は、その幅方向とホストシステム本体54の厚み方向を一致させて直列配列で増設される。

【0155】図19の例では、メモリモジュール12を構成する複数のメモリチップ51がフレキシブルケーブル52で接続されており、このフレキシブルケーブル52およびコネクタ52aによってホストシステム本体54に増設かつ着脱可能に実装されるようになっている。この場合も、上記同様にメモリモジュール12はその幅方向とホストシステム本体54の厚み方向を一致させて直列配列で増設される。

【0156】図20の例では、メモリモジュール12を構成する複数のメモリチップ51がメモリバック55で接続されており、接触ピン56およびピン受け電極57を介してホストシステム本体54に増設かつ着脱可能に実装されるようになっている。この場合も、上記同様にメモリモジュール12はその幅方向とホストシステム本体54の厚み方向を一致させて直列配列で増設されるが、その増設に従って言えば受益者負担で装置が大きくなる。すなわち、この場合には、外付でホストシステム本体54にメモリモジュール12が増設される構造であるため、その増設数に応じてホストシステム全体が大きくなる。しかし、外付構造であるため、図18または図19に示すようなメモリモジュール12をホストシステム本体54内に実装するものと比べて、ホストシステム本体54自体の大きさを小さくすることができる。

【0157】このように、メモリモジュール12を簡単に増設できるため、必要に応じて容量を増やすことができ、また、簡単に着脱できるため、メモリモジュール12の消耗状態に応じて交換することができる。

【0158】

【発明の効果】以上のように本発明によれば、ホストシステム側がフラッシュEEPROMであることを意識せずに、通常のアクセス手段でフラッシュEEPROMをアクセス可能な半導体ディスク装置を実現できると共に、以下に挙げるような効果が得られる。

【0159】（1）メモリモジュールであるフラッシュEEPROMの消耗状態を検出し、その消耗状態をホストシステム側またはユーザ側に通知する構成としたため、使用途中にて、フラッシュEEPROMの書換回数が限界に達し、書換不能となる場合に備えることができ、突然の書換不能にユーザが当惑することを回避することができる。

【0160】（2）外部から任意に指定される512バイトの実データを管理手段の管理の下でフラッシュメモリに割り付ける構成としたため、ホストシステム側はフラッシュEEPROMであることを意識せずに、通常のアクセス手段でフラッシュEEPROMをアクセスすることができる。

【0161】（3）メモリモジュールを装置本体に着脱かつ増設可能に、装置本体の厚み方向に合わせて実装する構成としたため、装置寸法が既存のHDD等にとらわれずに、システム実装上、最適のものとなる。

【0162】（4）コントローラ部はバックアップなしのRAMでしかメモリモジュールに関する記憶部を持たず、装置起動時にメモリモジュール側のROMからの情報転送で装置構成をなすようにしたため、メモリモジュールの交換が生じた場合に、コントローラ側がメモリモジュール側の所持している情報に全て従う装置構成により、メモリモジュールを交換しても、そのまま電源を立ち上げれば済む。

【0163】（5）ホストシステム側から指定された論理番地をメモリモジュール内の物理番地に変換する構成としたため、特定領域にアクセスが集中することを防止して、メモリモジュールにおける各メモリ物理番地（記憶領域）の使用頻度を均一化できる。

【0164】（6）同一番地に既存データと同一内容の書込みを禁止する構成としたため、無駄な書込みを防止して、処理速度の向上を図ることができると共にメモリモジュールの寿命を延ばすことができる。

【0165】（7）メモリモジュールにおける各メモリ物理番地（記憶領域）の使用頻度が均一になるようなデータのスワッピングを行う構成としたため、部分的な劣化を防止して、メモリモジュールの寿命を延ばすことができる。

【0166】（8）データの書込み時にECC等を前提としたペリファイを行う構成としたため、データ書込み時にエラーが発生した場合でも、その番地を救済することができ、その結果、メモリモジュールの寿命を延ばすことができる。

【0167】(9) 3Vの電源電圧またはデータの読出しに応じた電圧変換手段によって作る最適な電源電圧で駆動する構成としたため、3V仕様の機器への接続が可能となる。

【0168】(10) データ書き込み時の電圧を各セルの書き込み状態に応じて可変する構成としたため、データ書き込みが困難なセルに対しては、より高い電圧で書き込むことができ、書き込み寿命の限界性能を引き出しての使用が可能となる。

【0169】(11) メモリモジュール内の特定番地、または特定のインタフェース手段の特定のコマンドを指定することで、メモリモジュールの消耗状態を示す情報を読み出し、これをホストシステムに与える構成としたため、ホストシステム側でメモリモジュールの寿命を判断できる。

【0170】(12) エラーが生じた記憶領域に代わって代替用記憶領域を使用する構成としたため、寿命まで使用していないにも拘らず、部分的に使用不能となる記憶領域(物理番地)が発生した場合であっても、代替処理により、その際のデータ書き込みを救うことができ、結果的にメモリモジュールを寿命まで使用できる。

【0171】(13) メモリモジュールの各記憶領域の物理番地を基準にホストシステムの論理番地を割り付ける構成としたため、メモリモジュールに複数の管理テーブルを設け、各管理テーブルのそれぞれがメモリモジュール内の複数の記憶領域を管理する構成とした際でも、各管理テーブルの使用頻度を均一化できる。

#### 【図面の簡単な説明】

【図1】本発明の一実施例に係る半導体ディスク装置の基本構成を示すブロック図。

【図2】図1に示される制御管理テーブルの構成を示す図。

【図3】図1に示される管理テーブルおよびメモリ本体の構成を示す図。

【図4】本発明のスワッピング動作を説明するための図。

【図5】本発明のスワッピング動作を説明するための図。

【図6】本発明のデータ書き込み制御動作を説明するためのフローチャート。

【図7】本発明のセルの書き込み状態に応じた電圧制御動作を説明するための図。

【図8】本発明のメモリモジュールの消耗度検出動作を

説明するためのブロック図。

【図9】本発明のメモリモジュールの消耗度をホストシステムに知らせる方法を説明するための図。

【図10】上記メモリモジュールの消耗度をホストシステムに知らせる他の方法を説明するための図。

【図11】本発明のメモリモジュールの消耗度を直接使用者に知らせる方法を説明するための図。

【図12】上記メモリモジュールの消耗度を直接使用者に知らせる他の方法を説明するための図。

10 【図13】本発明のセルフ・コンペア・ライト動作を説明するためのブロック図。

【図14】本発明の代替処理動作を説明するためのブロック図。

【図15】上記代替処理動作を説明するためのフローチャート。

【図16】本発明の複数の管理テーブルが存在する場合におけるメモリモジュールの構成を示すブロック図。

20 【図17】本発明の複数の管理テーブルが存在する場合における物理番地とホスト番地との対応表の構成を示す図。

【図18】本発明のメモリモジュールおよびその着脱機構の構成を示す斜視図。

【図19】本発明の他の実施例に係るメモリモジュールおよびその着脱機構の構成を示す斜視図。

【図20】本発明の他の実施例に係るメモリモジュールおよびその着脱機構の構成を示す斜視図。

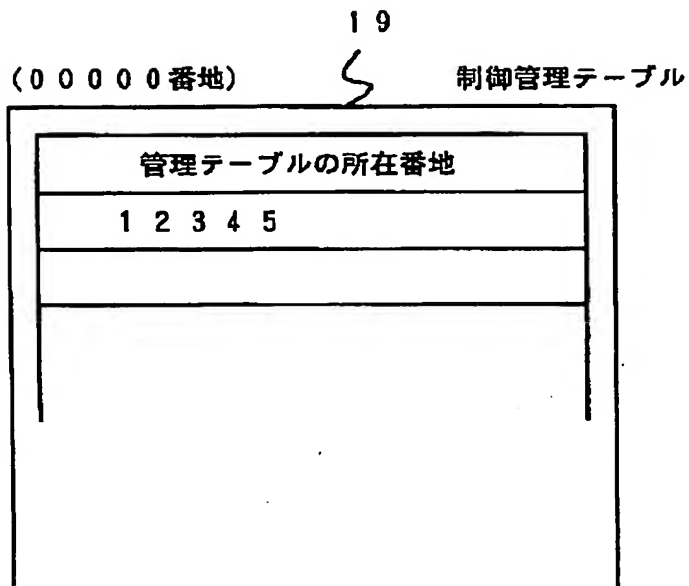
#### 【符号の説明】

11…コントローラ部、12…メモリモジュール、13…I/Fコントローラ、14…メモリ管理コントローラ、15…RAM、16…R/W制御回路、17…ECC処理回路、18…電源回路、19…制御管理テーブル、20、20a、20b、20c…管理テーブル、21、21a、21b、21c…メモリ本体、22…代替用ブロック、22a…メッセージ付き代替用ブロック、Vcc…読出電圧、Vpp…書き込み/消去電圧、31…消耗度検出回路、32および33…カウンタ、34…印字部、35…被印字部、41…比較回路、51…メモリチップ、52…フレキシブルケーブル、52a…コネクタ、53…ケース、54…ホストシステム本体、55…メモリパック、56…接触ピン、57…ピン受け電極、101…メッセージメモリ、102…D/A変換器、103…音声出力部。

The diagram illustrates the internal components and data flow of a memory system. It is divided into three main functional areas:

- Controller (11):** This section manages the system's operation. It includes:
  - Memory Management Controller (メモリ管理制御部):** Receives **アドレス** (address) and **データ** (data) from the memory modules and sends **コマンド** (commands) to the R/W control circuit.
  - R/W Control Circuit (R/W制御回路):** Manages read and write operations, sending **コマンド・タイミング** (command/timing) signals to the ECC circuit and the memory modules.
  - ECC Processing Circuit (ECC処理回路):** Performs error correction, receiving **データ** and **コマンド・タイミング** signals.
  - Power Circuit (電源回路):** Provides power to the system, receiving **V<sub>CC</sub>** and **V<sub>DD</sub>** inputs.
  - I/F Controller (I/F制御部):** Manages data flow between the controller and the memory modules, receiving **データ** and **コマンド** signals.
- Memory Modules (12):** These modules store data and are managed by the controller. They include:
  - Memory Management (メモリ管理):** Receives **アドレス** and **データ** from the controller and sends **コマンド** to the R/W control circuit.
  - Memory Bank (メモリ本体):** The physical storage area, which can be divided into multiple banks (e.g., 20, 21).
- System Interface (15):** This section shows the external connections:
  - RAM (15):** The main memory bank, connected to the controller via **アドレス** and **データ** lines.
  - Host (ホスト):** The system's main processor, connected to the I/F controller via **データ** and **コマンド** lines.
  - Power (V<sub>CC</sub>):** The main power supply, connected to the power circuit and the memory modules.

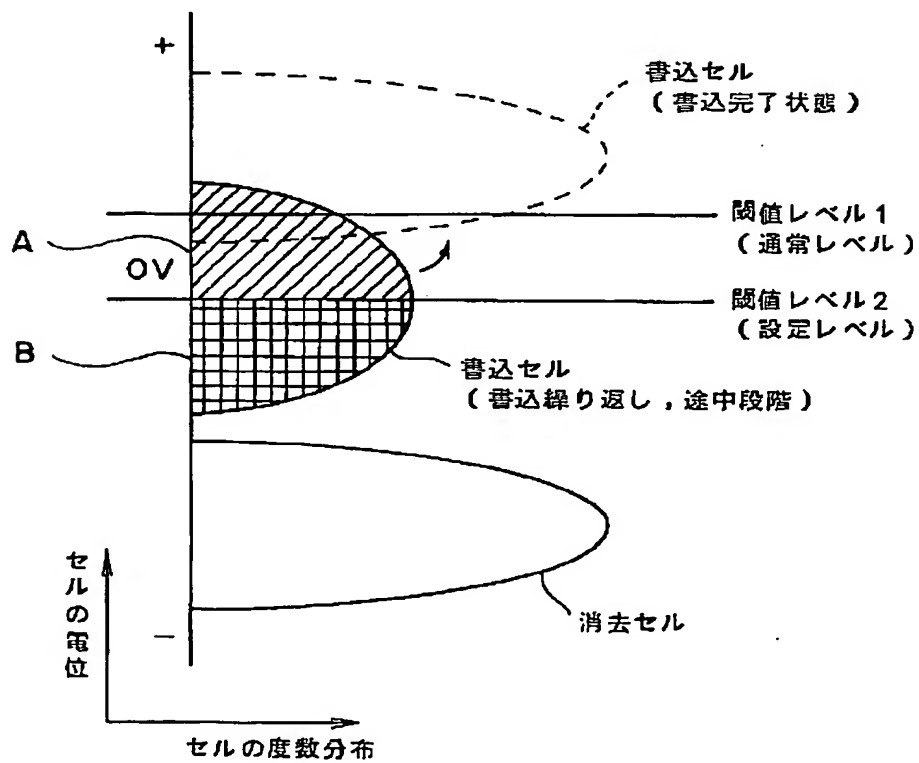
【図2】



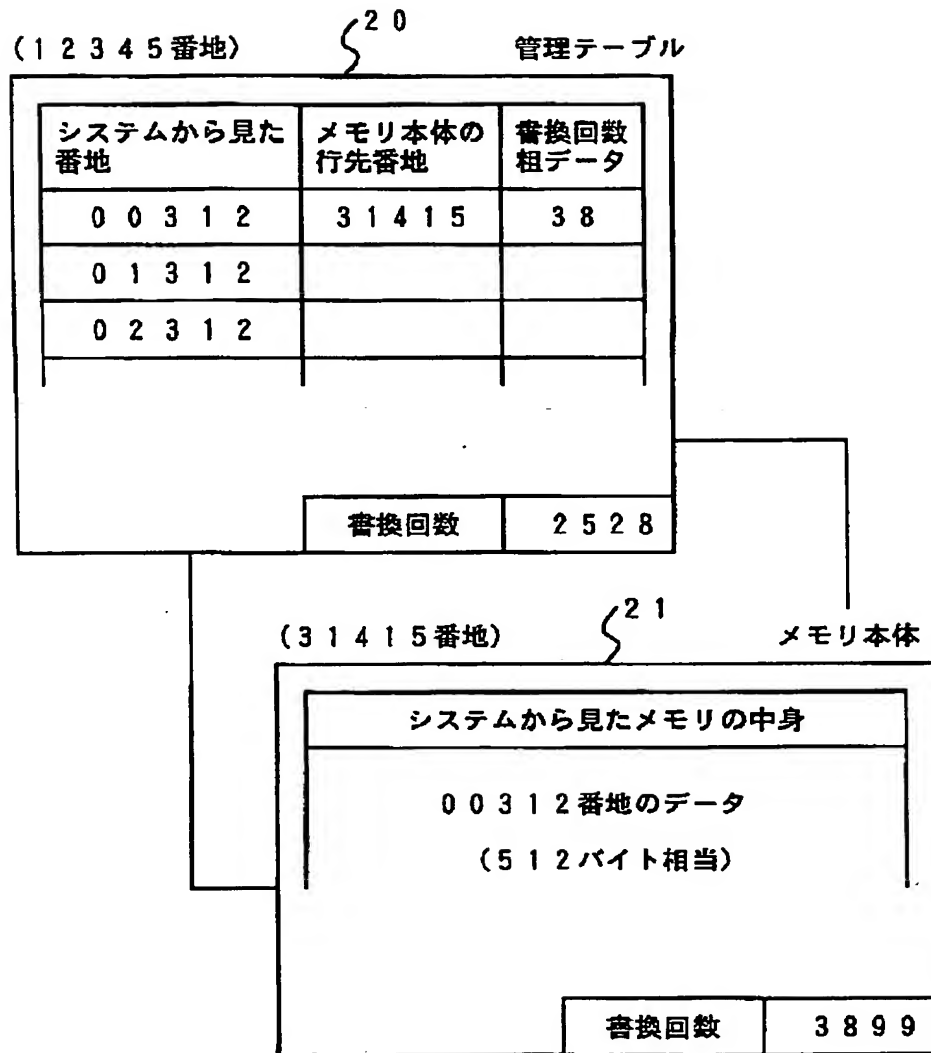
【図9】

セクタ	0	1	2	3	4	5
トラック	0					
1						
2						
3						
4						
5						
6						
7						
8						
9						
10						
11						

【図7】



【図3】

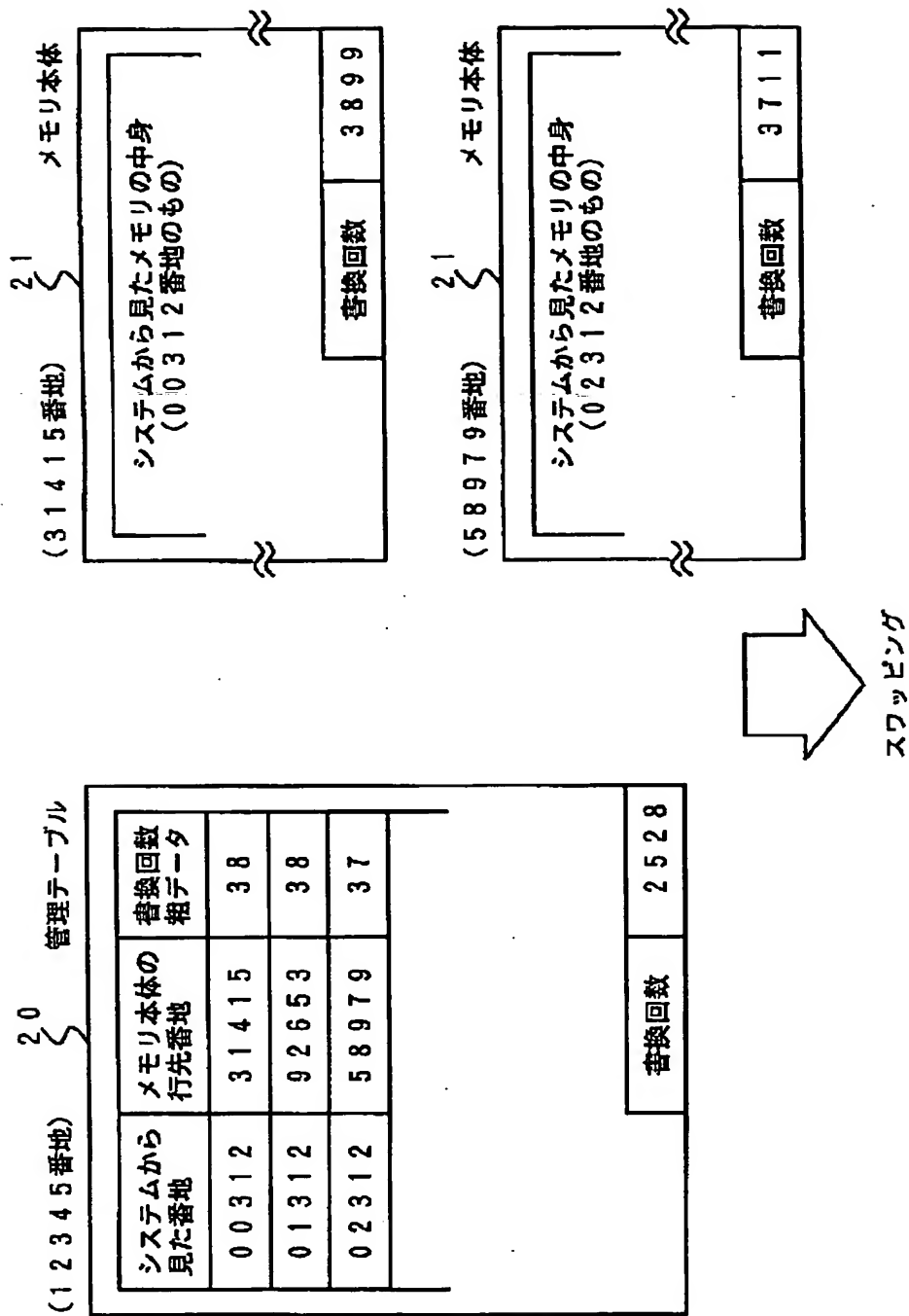


【図10】

		セクタ	0	1	2	3	4	5
トラック	セクタ	0						
		1						
セクタ	2							
	3							
	4							
	5							
	6							
	7							
	8							
	9							
	10							
	11							

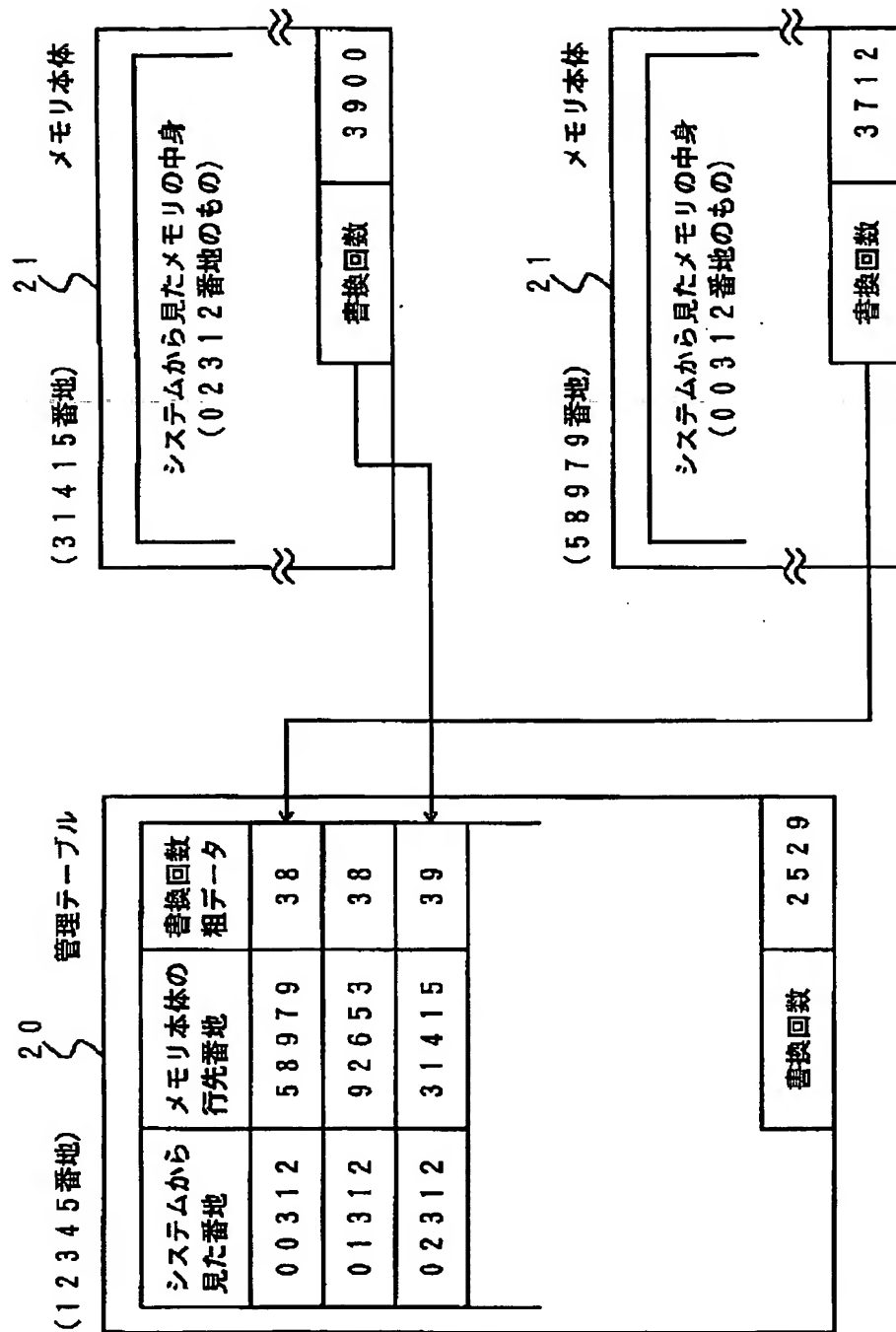
(20)

【図 4】

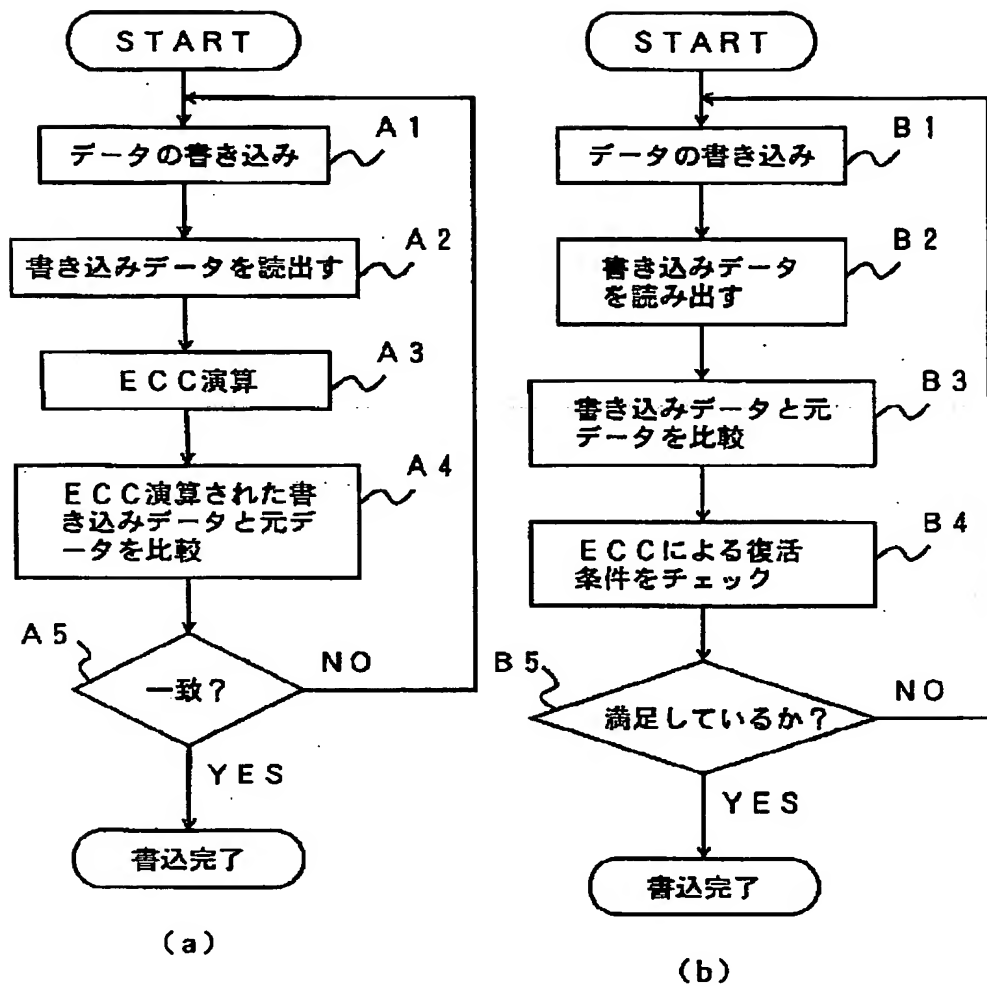




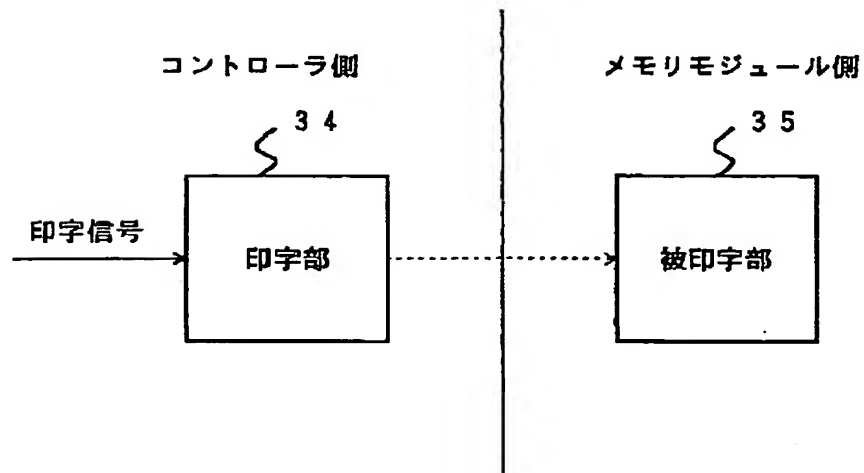
【図5】



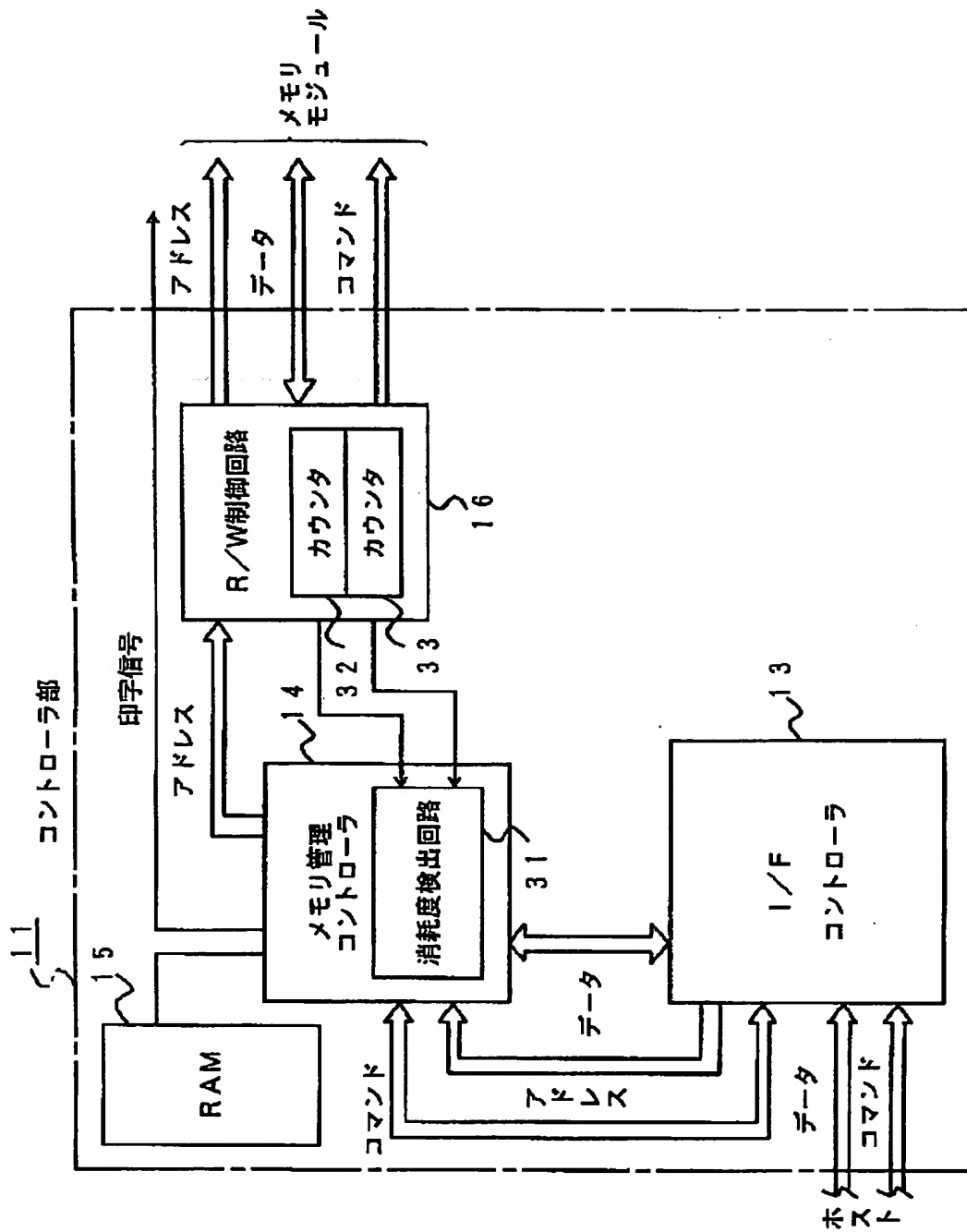
【図6】



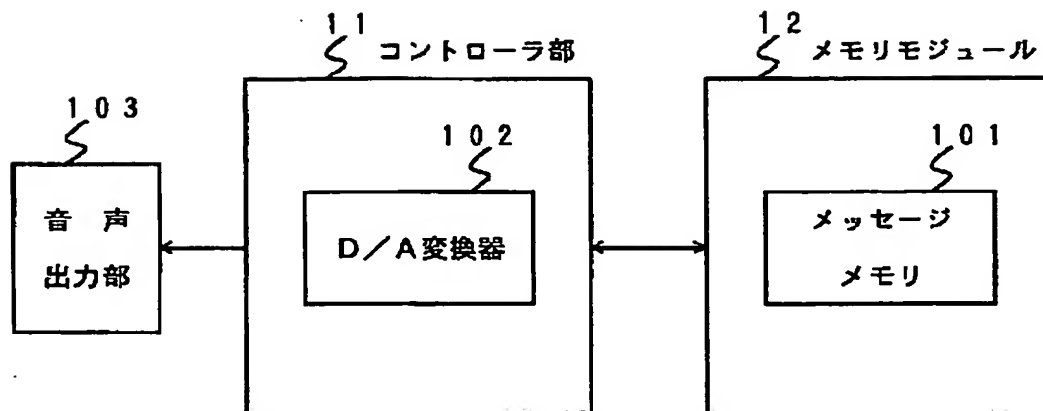
【図11】



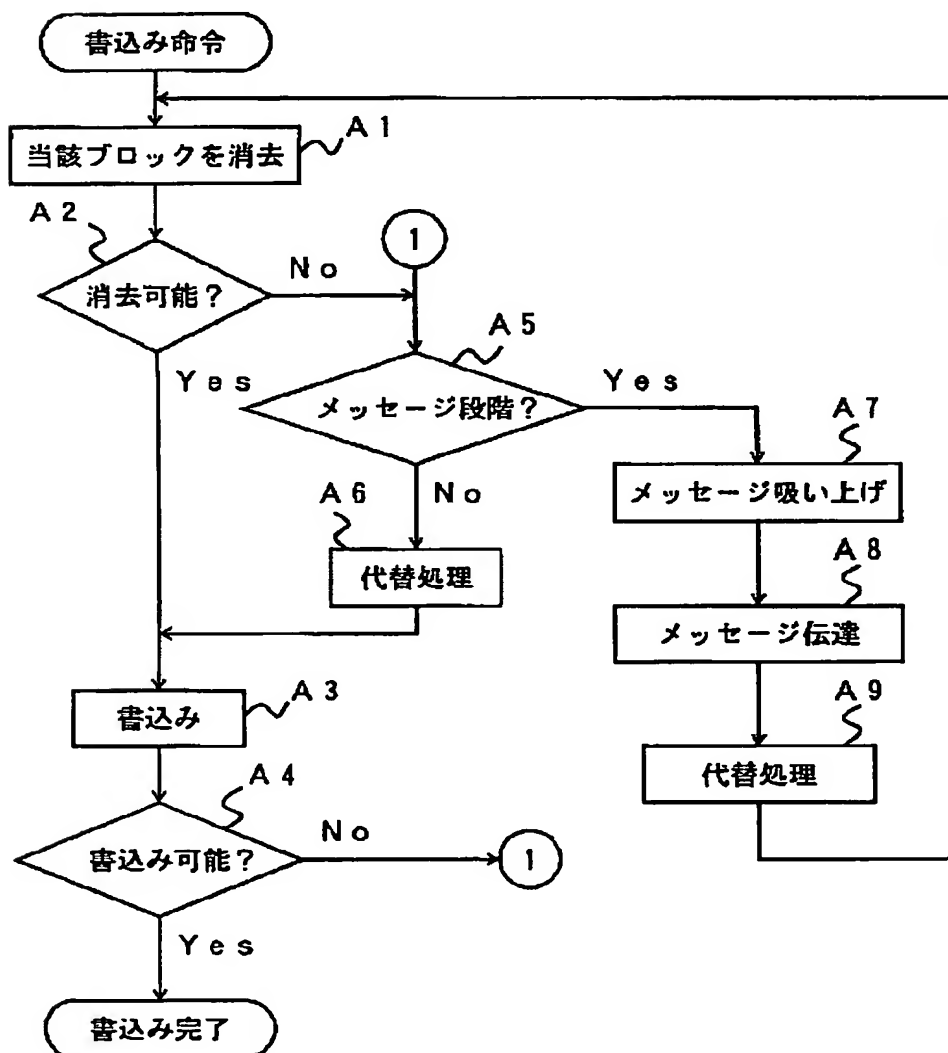
【図8】



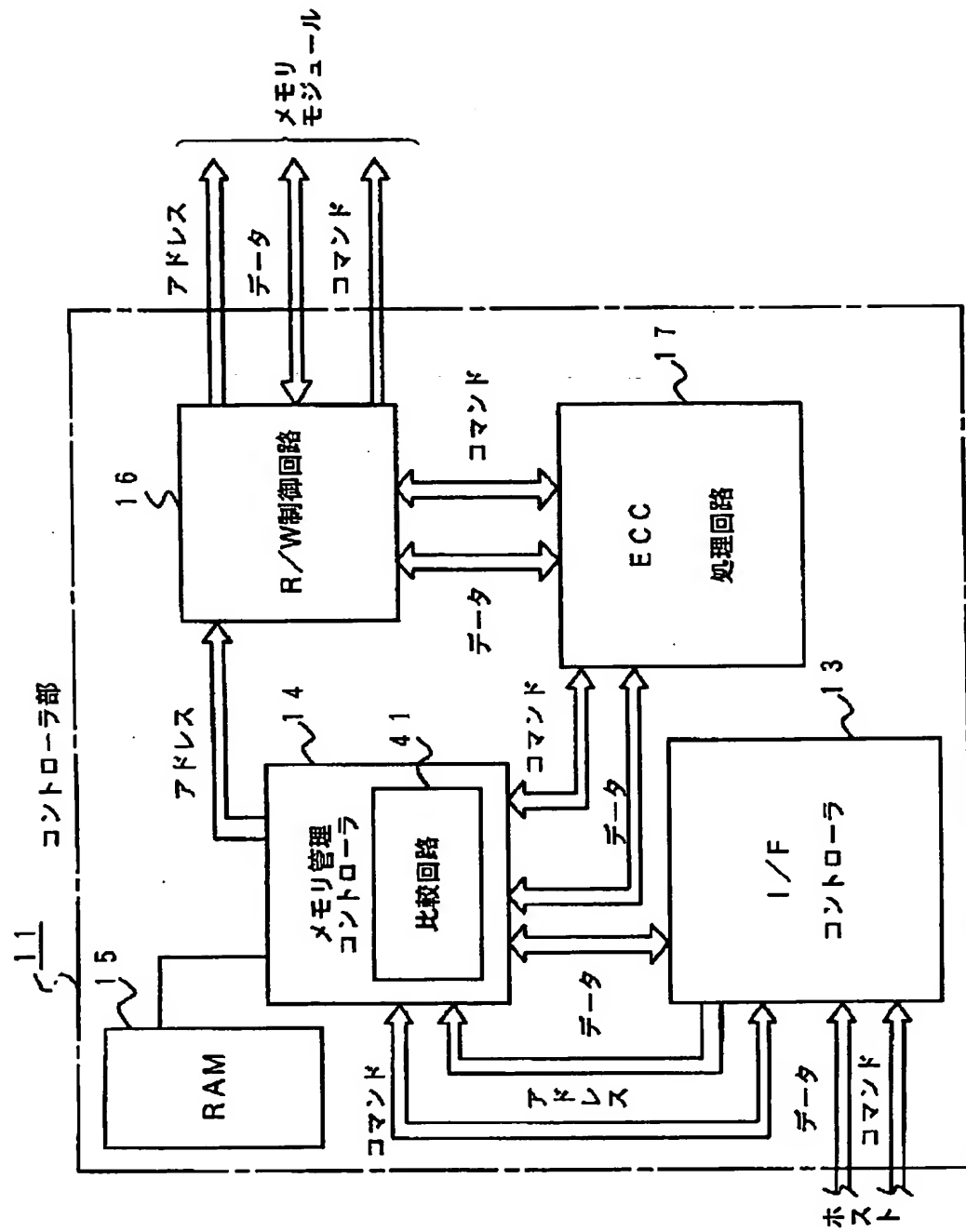
【図12】



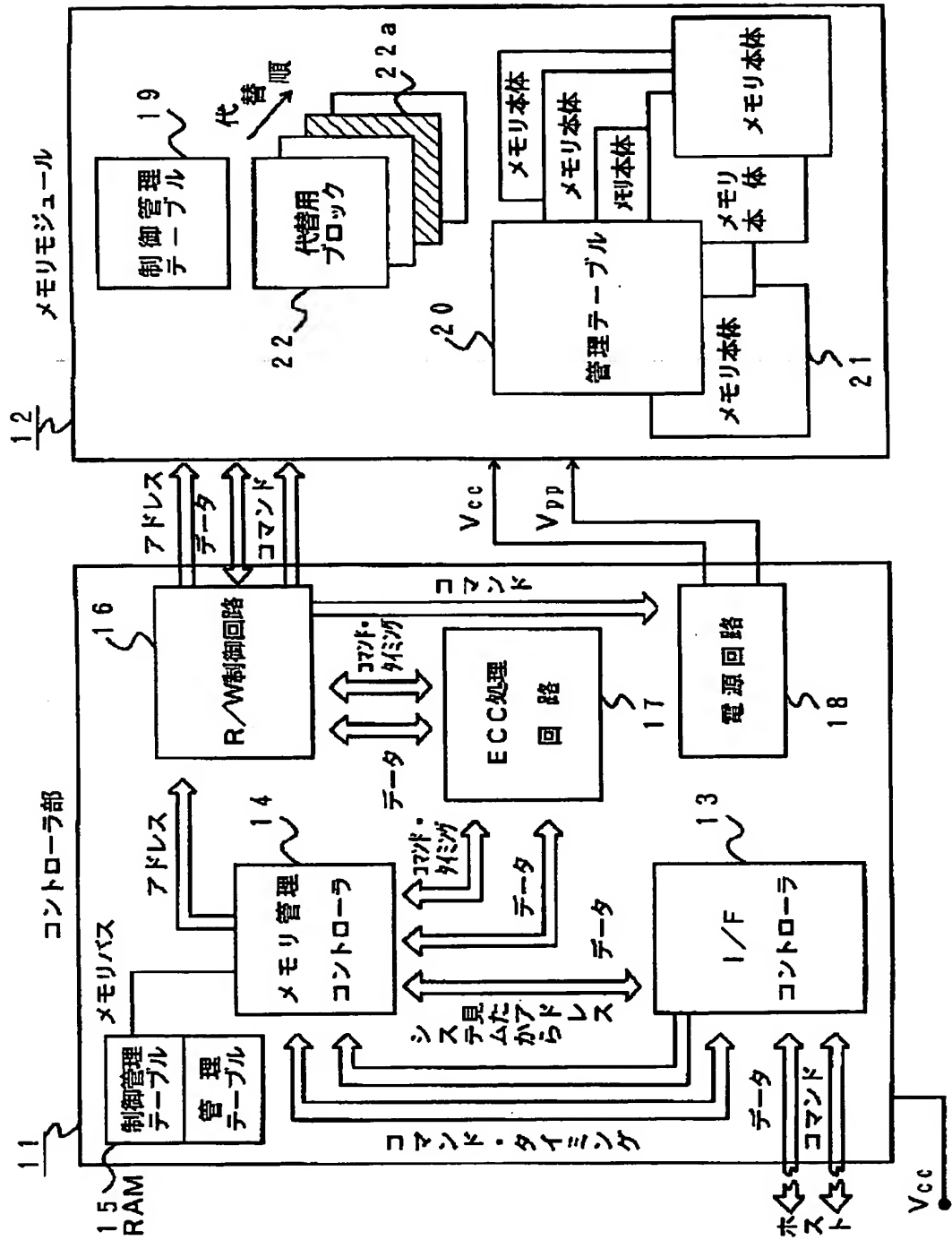
【図15】



【図13】

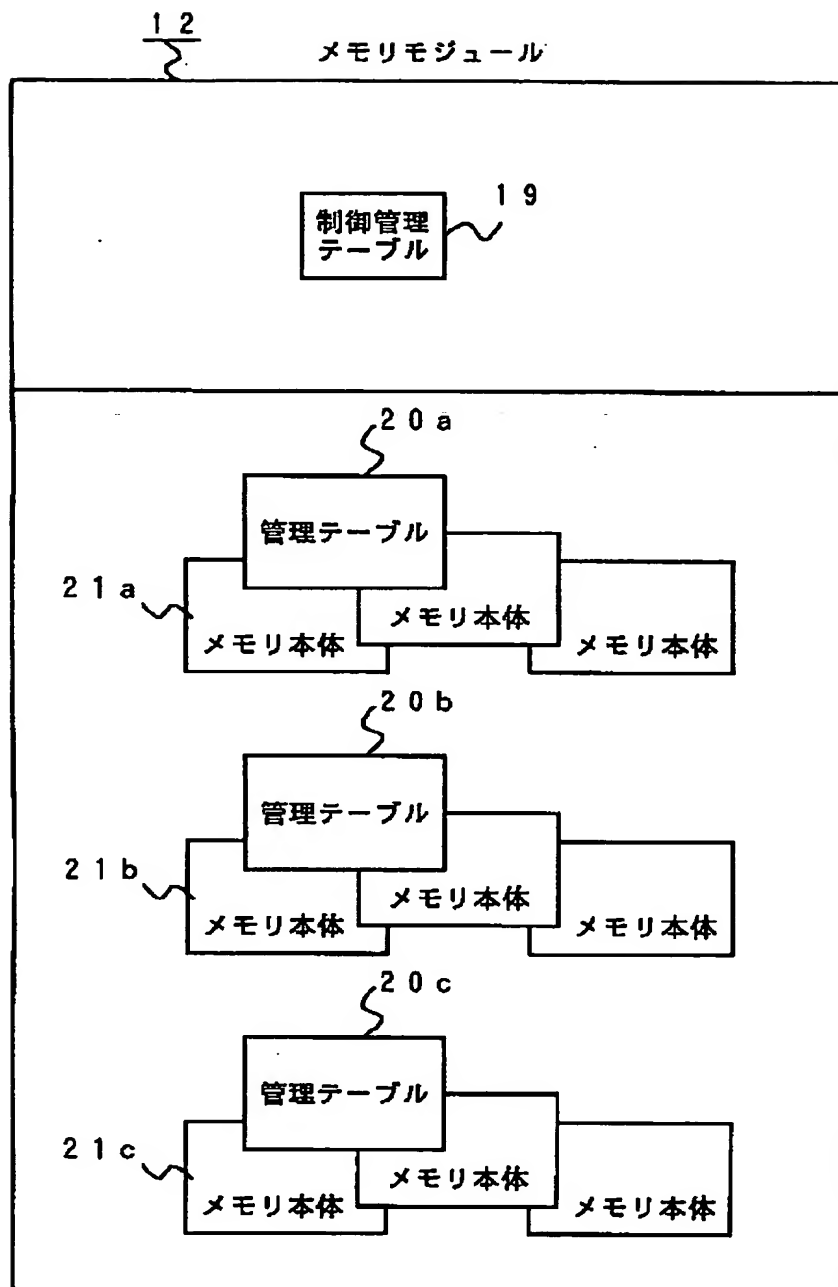


【図14】





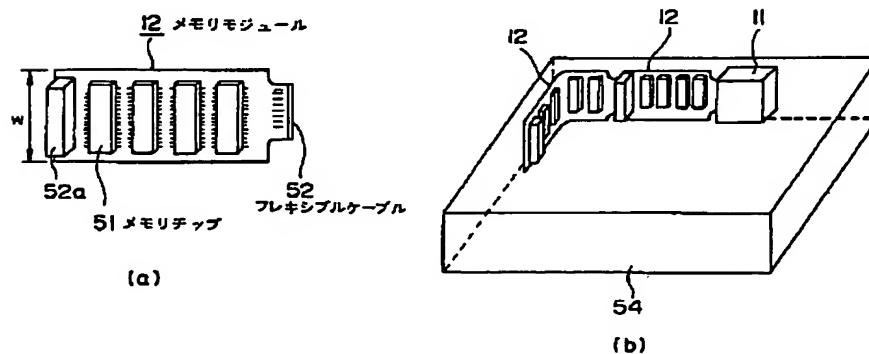
【図16】



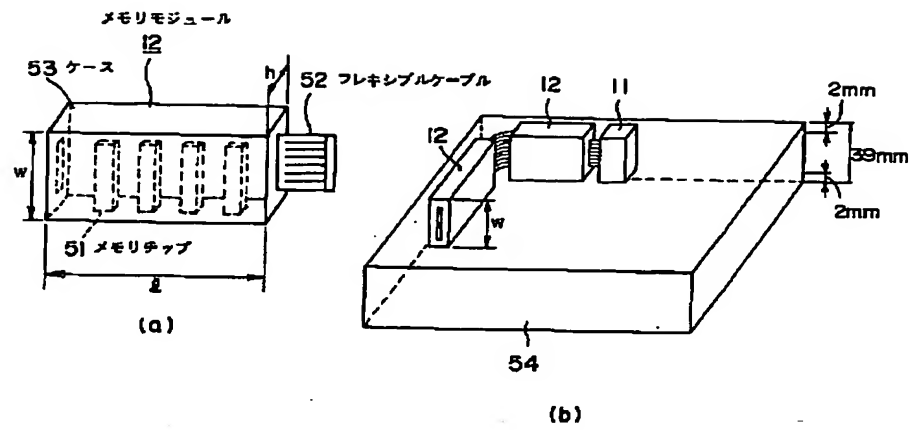
【図17】

書換単位No. 1		
{物理番地No. 000}	===	[ホスト番地No. 314]
{物理番地No. 001}	===	[ホスト番地No. 159]
{物理番地No. 002}	===	[ホスト番地No. 265]
{物理番地No. 003}	===	[ホスト番地No. 358]
{物理番地No. 004}	===	[ホスト番地No. 979]
{物理番地No. 005}	===	[ホスト番地No. 323]
⋮		⋮
{物理番地No. 097}	===	[ホスト番地No. 846]
{物理番地No. 098}	===	[ホスト番地No. 264]
{物理番地No. 099}	===	[ホスト番地No. 338]
書換単位No. 2		
{物理番地No. 100}	===	[ホスト番地No. 383]
{物理番地No. 101}	===	[ホスト番地No. 346]
{物理番地No. 102}	===	[ホスト番地No. 264]
{物理番地No. 103}	===	[ホスト番地No. 832]
{物理番地No. 104}	===	[ホスト番地No. 379]
{物理番地No. 105}	===	[ホスト番地No. 853]
⋮		⋮
{物理番地No. 197}	===	[ホスト番地No. 562]
{物理番地No. 198}	===	[ホスト番地No. 951]
{物理番地No. 199}	===	[ホスト番地No. 413]
書換単位No. 3		

【図19】



【図18】



【図20】

